

(19) 世界知的所有権機関
国際事務局



(43) 国際公開日
2005 年 6 月 16 日 (16.06.2005)

PCT

(10) 国際公開番号
WO 2005/055450 A2

- (51) 国際特許分類: H04B 1/30, H04L 27/22
- (21) 国際出願番号: PCT/JP2004/017784
- (22) 国際出願日: 2004 年 11 月 30 日 (30.11.2004)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願2003-402231 2003 年 12 月 1 日 (01.12.2003) JP
- (71) 出願人 (米国を除く全ての指定国について): 松下電器産業株式会社 (MATSUSHITA ELECTRIC INDUSTRIAL CO., LTD.) [JP/JP]; 〒5718501 大阪府門真市大字門真 1 0 0 6 番地 Osaka (JP).
- (72) 発明者; および
- (75) 発明者/出願人 (米国についてのみ): 清水 克人 (SHIMIZU, Yoshito). 渡邊 剛章 (WATANABE, Takeaki). 齊藤 典昭 (SAITO, Noriaki).
- (74) 代理人: 鷺田 公一 (WASHIDA, Kimihito); 〒2060034 東京都多摩市鶴牧 1 丁目 2 4-1 新都市センタービル 5 階 Tokyo (JP).
- (81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, JP, KE, KG, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, MA, MD, MG, MK, MN, MW, MX, MZ, NA, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RU, SC, SD, SE, SG, SK, SL, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, YU, ZA, ZM, ZW.
- (84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IS, IT, LU, MC, NL, PL, PT, RO, SE, SI, SK, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).
- 添付公開書類:
— 第 17 条(2)(a)に基づく宣言; 要約なし; 国際調査機関により点検されていない発明の名称。
- 2 文字コード及び他の略語については、定期発行される各 PCT ガゼットの巻頭に掲載されている「コードと略語のガイダンスノート」を参照。

(54) Title: RECEIVING DEVICE AND RECEIVING METHOD

(54) 発明の名称: 受信装置及び受信方法

(57) Abstract:

(57) 要約:



WO 2005/055450 A2

明 細 書

受信装置及び受信方法

技術分野

- [0001] 本発明は受信装置及び受信方法に関し、特に受信信号のオフセット電圧を校正する受信装置及び受信方法に関する。

背景技術

- [0002] 近年、無線端末の小型化、低コスト化及びマルチバンド化を実現する手段として、ダイレクトコンバージョン受信方式が注目されており、ダイレクトコンバージョン受信装置を搭載した携帯端末が主流となっている。
- [0003] しかしながら、ダイレクトコンバージョン受信装置の広く知られた欠点は、直流オフセット電圧(以下、「オフセット電圧」と記載する)である。これは、直交復調器以降のベースバンド周波数帯の低周波部においては、受信機起動後の安定化時間の点から容量結合を行うことができないために、直交復調器入力端での局部発振周波数と、入力信号周波数とが同一であることに起因して生じる直交復調器出力のオフセット電圧が、低周波部の利得倍されて出力されるというもので、低周波部の回路の飽和、受信感度の劣化を引き起こすというものである。
- [0004] 従来、オフセット電圧を校正する方式としては、デジタル信号処理部よりオフセット電圧校正開始信号を受信し、アナログベースバンド回路(低周波部)を構成する低域通過フィルタの時定数を低減することで、オフセット電圧校正の高精度化及び高速化を同時に実現するものがある(例えば、特許文献1)。
- [0005] 図1は、従来の受信装置10を示すものである。図1において、受信装置10は、可変利得増幅器11、可変利得増幅器11に対するオフセット電圧校正回路12、低域通過フィルタ13、低域通過フィルタ13を構成する抵抗14及び容量15、信号配線より容量15を切り離すスイッチ16、可変利得増幅器11及び低域通過フィルタ13より構成されるアナログベースバンド回路17、アナログベースバンド回路17より受信した信号から音声信号、あるいはデータ信号への変換を実施するとともに、オフセット電圧校正回路12に対して、オフセット電圧校正開始信号を送信するデジタル信号処理部18、低

雑音増幅器19、直交復調器20及びデコーダー21から構成される。

- [0006] 図示しないアンテナにて受信された高周波信号は、低雑音増幅器19で増幅された後、2系統に分配される。そして、図示しない局部発振器から前記高周波信号とほぼ同じ周波数を有する搬送波が供給され、位相器にて90°位相差を有する2信号に分配された前記搬送波と前記高周波信号が直交復調器20でミキシングされ、ベースバンド周波数帯に周波数変換される。ベースバンド信号は、可変利得増幅器11にて増幅されるとともに、低域通過フィルタ13にて周波数選択され、デジタル信号処理部18へと出力される。
- [0007] このような受信装置10は、デジタル信号処理部18より送信されたオフセット電圧校正開始信号をトリガーとして、スイッチ16を開放するとともに、オフセット電圧校正回路12の動作を開始する。
- [0008] また、従来、オフセット電圧を校正する別の方式としては、オフセット電圧の校正動作時には常に高周波ブロックを非動作状態として妨害波耐性を向上するものがある(例えば、特許文献2)。
- [0009] 図2は、従来の受信装置30を示すものである。図2において、受信装置30は、アンテナ31、低雑音増幅器32、局部発振器33、36、43、ミキサ34、37、41、42、帯域通過フィルタ35、39、スイッチ38、可変利得増幅器40、位相器44、A/D変換器45、46、50、オフセット電圧校正回路47、48、ログアンプ49、キャリア検出回路51、制御回路52から構成される。
- [0010] アンテナ31から受信された高周波信号は、低雑音増幅器32で増幅された後、局部発振器33、ミキサ34、帯域通過フィルタ35によって第一中間周波数に変換される。更に局部発振器36、ミキサ37、帯域通過フィルタ39によって第二中間周波数に変換された後、可変利得増幅器40を通過して2系統に分配される。そしてミキサ41、42で各々局部発振器43から供給される第二中間周波数とほぼ同じ周波数の搬送波とミキシングされ、ベースバンド周波数帯に周波数変換される。
- [0011] このような受信装置30は、制御回路52にて、図示しないデジタル信号処理部より出力されるフレーム同期信号をもとにスイッチ38、オフセット電圧校正回路47、48に対する制御信号を生成する。オフセット電圧校正回路47、48によるオフセット電圧の

校正動作時には、スイッチ38を開放することで、ミキサ37を非動作状態とし、ミキサ37以降の後段回路への妨害波の漏洩を低減している。

- [0012] また、従来、オフセット電圧を校正する別の方式としては、オフセット電圧の校正動作時には常に高周波ブロックを非動作状態として、妨害波耐性を向上するとともに、インピーダンス補償回路を別途用意し、校正動作時と受信動作時とで高周波ブロックの動作状態が異なることに起因する残留オフセット電圧を抑制するものがある(例えば、特許文献3)。
- [0013] 図3は、従来の受信装置60を示すものである。図3において、受信装置60は、高周波ブロック61、高周波ブロック61の電源62、ベースバンド信号処理ブロック63、直交復調器64、インピーダンス補償ブロック65、アンテナ66、第一の局部発振器67、移相器68、第二の局部発振器69、直交変調器70、移相器71、第三の局部発振器72、オフセット電圧検出ブロック73、オフセット電圧校正制御ブロック74、帯域通過フィルタ75、リミッタアンプ76及び復調器77から構成される。
- [0014] ベースバンド信号処理ブロック63のオフセット電圧の校正動作時には、高周波ブロック61に対する電源62からのバイアス供給を停止することで、高周波ブロック61を非動作状態として、後段回路への妨害波の漏洩を低減する。オフセット電圧の校正動作完了後は、電源62から高周波ブロック61へのバイアス供給を行い、高周波ブロック61を動作状態とするため、高周波ブロック61の出力インピーダンスが校正動作時と比べ変動する。これに伴い、直交復調器64の入力端に漏洩する局部発振信号の、直交復調器64への反射量が増加し、直交復調器64の出力端でのオフセット電圧の変動、すなわち、自己ミキシング量の変化に伴う残留オフセット電圧が生じることとなる。本従来例では、校正動作時と受信動作時とで異なる高周波ブロック61の出力インピーダンスの安定化を目的とし、インピーダンス補償ブロック65を高周波ブロック61と直交復調器64との段間に接続することで、前記残留オフセット電圧を抑制している。
- [0015] また、従来、オフセット電圧を校正する別の方式としては、校正動作時と受信動作時とで高周波ブロックの動作状態が異なることに起因する残留オフセット電圧を抑制するために、低雑音増幅器と同一回路構成のダミー回路を別途用意し、校正動作時

、受信動作時ともに、一方の回路を動作状態にするとともに他方の回路を非動作状態として、低雑音増幅器と直交復調器との間の反射係数を安定化させるものがある(例えば、特許文献4)。

[0016] 図4は、従来の受信装置80を示すものである。図4において、受信装置80は、受信信号を増幅する低雑音増幅器81、受信信号が入力される外部端子から入力端子を分離させたダミー低雑音増幅器(以下「ダミーLNA」と記載する)82、アンテナ83、帯域通過フィルタ84、基準電流発生回路85及びベースバンド周波数帯への周波数変換を実施する直交復調器86から構成される。

[0017] オフセット電圧の校正動作時には低雑音増幅器81を非動作状態として、校正動作完了後の受信動作時には低雑音増幅器81を動作状態とすることで、校正動作時の妨害波耐性を向上する。ここで、校正動作時と受信動作時とで異なる低雑音増幅器81の出力インピーダンスの安定化を目的とし、ダミーLNA82の出力端子を低雑音増幅器81の出力端子と直交復調器86の入力端子との接続中点に接続し、次の動作切替えを実施する。すなわち、校正動作時には、低雑音増幅器81は非動作状態、ダミーLNA82は動作状態として、また、受信動作時には、低雑音増幅器81は動作状態、ダミーLNA82は非動作状態として、残留オフセット電圧を抑制している。

[0018] ここで、受信感度の劣化を抑制するには、オフセット電圧を高精度に校正する必要がある。また、受信装置の基本動作(動作モード)は、アイドルモード(待機モード)から受信各部の基準電流回路や局部発振器を起動する起動モードを経て、利得設定手段の利得設定、オフセット電圧の校正動作を行った後、受信モードに切替り、最後に、再度、アイドルモードになるというものであり、オフセット電圧の校正動作を高速に実現できれば、受信装置の動作時間の短縮、すなわち待ち受け時間の拡大を実現できる。よって、オフセット電圧を高速に校正する必要がある。一方、校正回路の帰還ループ内に時定数の大きなフィルタが存在すると、フィルタ部分での遅延が発生して高速な校正を実現することが困難となる。

特許文献1:特開2001-211098

特許文献2:特開2000-92143

特許文献3:特開2001-245007

特許文献4:特開2002-217769

発明の開示

発明が解決しようとする課題

- [0019] しかしながら、従来の装置においては、図1の場合には、オフセット電圧の校正動作時に低域通過フィルタ13の時定数を低減するので、オフセット電圧の校正動作の高速化を図ることができる。しかし、低域通過フィルタ13での妨害波の減衰が期待できないため、アナログベースバンド回路17が飽和し、受信感度が劣化するという問題がある。
- [0020] また、従来の装置においては、図2の場合には、オフセット電圧の校正動作時に、ミキサ37の非動作時順方向分離作用を利用して妨害波を減衰するので、妨害波耐性を向上できる。しかし、受信動作時とオフセット電圧校正時でミキサ37の動作状態が異なることから、残留オフセット電圧が発生してしまうという問題がある。
- [0021] また、従来の装置においては、図3の場合には、オフセット電圧校正時にて、高周波ブロック61の非動作時順方向分離作用を利用して妨害波を減衰するので、妨害波耐性を向上できるとともに、インピーダンス補償ブロック65を付加することで、受信動作時とオフセット電圧の校正時で異なる高周波ブロック61の動作状態に起因する残留オフセットを低減可能である。しかし、受信動作に必須ではない回路を付加するので、受信機の雑音特性の劣化を引き起こすという問題がある。
- [0022] また、従来の装置においては、図4の場合には、オフセット電圧の校正動作時に、低雑音増幅器81の非動作時順方向分離作用を利用して妨害波を減衰するので、妨害波耐性を向上できるとともに、ダミーLNA82を用いることで、受信動作時とオフセット電圧の校正動作時で異なる低雑音増幅器81の動作状態に起因する残留オフセットを低減可能である。しかし、受信動作に必須ではない回路を付加するので、受信機の雑音特性の劣化を引き起こすという問題がある。また、ダミーLNA82の入力端子は、受信信号が入力される外部端子から分離しているので、半導体集積回路外に漏洩した局部発振信号の反射信号に起因する残留オフセット電圧を校正しきれないという問題がある。

- [0023] 本発明の目的は、雑音特性の劣化を引き起こすことなく、妨害波の存在する環境

下でも高速かつ高精度にオフセット電圧の校正を行うことができる受信装置及び受信方法を提供することである。

課題を解決するための手段

[0024] 本発明の受信装置は、受信信号を増幅する処理を行う増幅手段と、前記増幅手段にて増幅された受信信号を無線周波数から無線周波数よりも低周波数であるベースバンド帯へ周波数変換する処理を行う周波数変換手段と、前記周波数変換手段にて周波数変換された受信信号が所定の受信品質となる利得にて利得制御する利得制御手段と、前記利得制御手段による利得制御の際に生じる受信信号のオフセット電圧の校正処理を行う電圧校正手段と、受信動作時に第一時定数を設定するとともに前記電圧校正手段にて前記校正処理を行う際に前記第一時定数より低減した第二時定数を設定する時定数制御手段と、前記時定数制御手段にて設定された前記第一時定数または前記第二時定数にて所定帯域の受信信号を通過させるフィルタ手段と、前記受信信号を増幅する前記増幅手段あるいは前記受信信号の周波数変換を行う周波数変換手段の動作を前記校正処理の際に停止するとともに、前記増幅手段あるいは前記周波数変換手段の動作の切り替えに起因して発生する前記オフセット電圧を低減するように前記増幅手段あるいは前記周波数変換手段の動作を制御する動作制御手段と、を具備する構成を採る。

[0025] 本発明の受信方法は、受信信号を増幅する処理を行うステップと、増幅された受信信号を無線周波数から無線周波数よりも低周波数であるベースバンド帯へ周波数変換する処理を行うステップと、周波数変換された受信信号が所定の受信品質となる利得にて利得制御するステップと、利得制御の際に生じる受信信号のオフセット電圧の校正処理を行うステップと、受信動作時に第一時定数を設定するとともに前記校正処理を行う際に前記第一時定数より低減した第二時定数を設定するステップと、設定された前記第一時定数または前記第二時定数にて所定帯域の受信信号を通過させるステップと、前記受信信号を増幅する動作あるいは前記受信信号の周波数変換を行う動作を前記校正処理の際に停止するとともに、前記受信信号を増幅する動作あるいは前記受信信号の周波数変換を行う動作を切り替えることに起因して発生する前記オフセット電圧を低減するように前記増幅する処理の動作あるいは前記周波数変換

換する動作を制御するステップと、を具備するようにした。

- [0026] 本発明の半導体集積回路装置は、受信信号を増幅する処理を行う増幅回路と、前記増幅回路にて増幅された受信信号を無線周波数から無線周波数よりも低周波数であるベースバンド帯へ周波数変換する処理を行う周波数変換回路と、前記周波数変換回路にて周波数変換された受信信号が所定の受信品質となる利得にて利得制御する利得制御回路と、前記利得制御回路による利得制御の際に生じる受信信号のオフセット電圧の校正処理を行う電圧校正回路と、受信動作時に第一時定数を設定するとともに前記電圧校正回路にて前記校正処理を行う際に前記第一時定数より低減した第二時定数を設定する時定数制御回路と、前記時定数制御回路にて設定された前記第一時定数または前記第二時定数にて所定帯域の受信信号を通過させるフィルタ回路と、前記受信信号を増幅する前記増幅回路あるいは前記受信信号の周波数変換を行う周波数変換回路の動作を前記校正処理の際に停止するとともに、前記増幅回路あるいは前記周波数変換回路の動作を停止することに起因して発生する前記オフセット電圧を低減するように前記増幅回路あるいは前記周波数変換回路の動作を制御する動作制御回路と、を具備する構成を採る。

発明の効果

- [0027] 本発明によれば、雑音特性の劣化を引き起こすことなく、妨害波の存在する環境下でも高速かつ高精度にオフセット電圧の校正を行うことができる。

図面の簡単な説明

- [0028] [図1]従来の受信装置の構成を示すブロック図
[図2]従来の受信装置の構成を示すブロック図
[図3]従来の受信装置の構成を示すブロック図
[図4]従来の受信装置の構成を示すブロック図
[図5]本発明の実施の形態1に係る受信装置の構成を示すブロック図
[図6]本発明の実施の形態1に係る受信装置の動作を示すフロー図
[図7]本発明の実施の形態2に係る受信装置の構成を示すブロック図
[図8]本発明の実施の形態2に係る受信装置の動作を示すフロー図
[図9]本発明の実施の形態3に係る受信装置の構成を示すブロック図

[図10]本発明の実施の形態4に係る受信装置の構成を示すブロック図

[図11]本発明の実施の形態5に係る受信装置の構成を示すブロック図

発明を実施するための最良の形態

[0029] 以下、本発明の実施の形態について、図面を参照して詳細に説明する。

[0030] (実施の形態1)

図5は、本発明の実施の形態1に係る受信装置100の構成を示すブロック図である。低雑音増幅器101、容量102、直交復調器103及び移相器104は、高周波回路114を構成する。可変利得増幅器105a、低域通過フィルタ106a及び可変利得増幅器107aは、アナログベースバンド回路115aを構成する。また、可変利得増幅器105b、低域通過フィルタ106b及び可変利得増幅器107bは、アナログベースバンド回路115bを構成する。また、ミキサ103a及びミキサ103bは、復調手段である直交復調器103を構成する。

[0031] 低雑音増幅器101は、受信信号を増幅して容量102を介して直交復調器103のミキサ103a及びミキサ103bへ出力する。また、低雑音増幅器101は、オフセット電圧の校正動作時に、動作制御回路113の制御に基づいて、受信信号を増幅する動作状態または受信信号を抑圧する非動作状態となる。

[0032] ミキサ103aは、容量102を介して低雑音増幅器101から入力した受信信号に対して、無線周波数からベースバンド帯に周波数変換してアナログベースバンド回路114aの可変利得増幅器105aへ出力する。また、ミキサ103aは、オフセット電圧の校正動作時に、動作制御回路113の制御に基づいて、受信信号を無線周波数からベースバンド帯に周波数変換する動作状態、または受信信号を抑圧するとともに受信信号を無線周波数からベースバンド帯に周波数変換する処理を停止する非動作状態となる。

[0033] ミキサ103bは、容量102を介して低雑音増幅器101から入力した受信信号に対して、無線周波数からベースバンド帯に周波数変換してアナログベースバンド回路114bの可変利得増幅器105bへ出力する。また、ミキサ103bは、オフセット電圧の校正時において、動作制御回路113の制御に基づいて、受信信号を無線周波数からベースバンド帯に周波数変換する動作状態、または受信信号を抑圧するとともに受信

信号を無線周波数からベースバンド帯に周波数変換する処理を停止する非動作状態となる。なお、ミキサ103a、103bが動作状態の場合には直交復調器103も動作状態であり、ミキサ103a、103bが非動作状態の場合には直交復調器103も非動作状態である。

[0034] 移相器104は、図示しない局部発振源より入力される局部発振信号から、互いに90度の位相差を有する2つの信号を生成して直交復調器103のミキサ103aとミキサ103bへ各々出力する。

[0035] 利得制御手段である可変利得増幅器105aは、電圧校正回路111の制御に基づいて、ミキサ103aから入力した受信信号のオフセット電圧を校正する。また、可変利得増幅器105aは、デジタル信号処理部108からの指示により、ミキサ103aから入力した受信信号を所定の利得にて増幅し、低域通過フィルタ106aへ出力する。

[0036] 利得制御手段である可変利得増幅器105bは、電圧校正回路111の制御に基づいて、ミキサ103bから入力した受信信号のオフセット電圧を校正する。また、可変利得増幅器105bは、デジタル信号処理部108からの指示により、ミキサ103bから入力した受信信号を所定の利得にて増幅し、低域通過フィルタ106bへ出力する。

[0037] フィルタ手段である低域通過フィルタ106aは、時定数制御回路110の制御に基づいて、可変利得増幅器105aから入力した受信信号に対して所定の低域のみを通過させることにより妨害波等の不要成分を除去して可変利得増幅器107aへ出力する。

[0038] フィルタ手段である低域通過フィルタ106bは、時定数制御回路110の制御に基づいて、可変利得増幅器105bから入力した受信信号に対して所定の低域のみを通過させることにより妨害波等の不要成分を除去して可変利得増幅器107bへ出力する。

[0039] 利得制御手段である可変利得増幅器107aは、電圧校正回路111の制御に基づいて、低域通過フィルタ106aから入力した受信信号のオフセット電圧を校正する。また、可変利得増幅器107aは、デジタル信号処理部108からの指示により、低域通過フィルタ106aから入力した受信信号を所定の利得にて増幅し、デジタル信号処理部108へ出力する。

[0040] 利得制御手段である可変利得増幅器107bは、電圧校正回路111の制御に基づいて、低域通過フィルタ106bから入力した受信信号のオフセット電圧を校正する。ま

た、可変利得増幅器107bは、デジタル信号処理部108からの指示により、低域通過フィルタ106bから入力した受信信号を所定の利得にて増幅し、デジタル信号処理部108へ出力する。

[0041] 利得設定手段であるデジタル信号処理部108は、可変利得増幅器107a及び可変利得増幅器107bから入力した受信信号からデータ信号を再生して、図示しない表示部へのデータ表示、あるいは図示しないスピーカへの音声出力を実施する。また、デジタル信号処理部108は、可変利得増幅器107a及び可変利得増幅器107bから入力した受信信号が所定の受信品質を満たすような利得を設定し、受信信号が設定した利得になるように可変利得増幅器105a、可変利得増幅器105b、可変利得増幅器107a及び可変利得増幅器107bを制御するとともに、設定した利得の情報である利得情報を第二のデコーダー112へ出力する。また、デジタル信号処理部108は、所定のタイミングにて受信信号のオフセット電圧の校正開始を指示する制御開始信号を第一のデコーダー109及び第二のデコーダー112へ出力する。

[0042] 第一のデコーダー109は、デジタル信号処理部108から制御開始信号が入力した場合には、受信信号のオフセット電圧の校正動作を開始するために校正開始信号を電圧校正回路111へ出力するとともに、時定数制御回路110の動作実行を指示する時定数制御開始信号を時定数制御回路110へ出力する。

[0043] 時定数制御手段である時定数制御回路110は、第一のデコーダー109から入力した時定数制御開始信号に基づいて、低域通過フィルタ106a及び低域通過フィルタ106bに設定する時定数を制御する。

[0044] 電圧校正回路111は、第一のデコーダー109から制御開始信号が入力された場合には、受信信号のオフセット電圧の校正動作を開始するように可変利得増幅器105a、可変利得増幅器105b、可変利得増幅器107a及び可変利得増幅器107bを制御する。

[0045] 第二のデコーダー112は、デジタル信号処理部108から制御開始信号が入力した場合には、デジタル信号処理部108から入力した利得情報における利得としきい値(第一しきい値)とを比較する。そして、第二のデコーダー112は、設定された利得がしきい値以上である場合には、低雑音増幅器101あるいは直交復調器103の動作を

停止する動作制御開始信号を動作制御回路113へ出力し、設定された利得がしきい値未満である場合には、低雑音増幅器101及び直交復調器103の動作を停止しない動作制御開始信号を動作制御回路113へ出力する。

[0046] 動作制御手段である動作制御回路113は、低雑音増幅器101あるいは直交復調器103の動作を停止することに起因して発生するオフセット電圧を低減するように制御を行う。即ち、動作制御回路113は、第二のデコーダー112から低雑音増幅器101あるいは直交復調器103の動作を停止する動作制御開始信号が入力された場合には、低雑音増幅器101あるいは直交復調器103の動作を停止するように制御し、第二のデコーダー112から低雑音増幅器101及び直交復調器103の動作を停止しない動作制御開始信号が入力した場合には、低雑音増幅器101及び直交復調器103に対して何も制御しない。

[0047] 次に、受信装置100の動作について、図6を用いて説明する。図6は、受信装置100における制御動作のタイムチャートを示す図である。図6は、デジタル信号処理部108から出力される制御開始信号の時間波形#201、第一のデコーダー109から出力される時定数制御開始信号の時間波形#202、第一のデコーダー109から出力される校正開始信号の時間波形#203、設定された利得がしきい値以上の場合の第二のデコーダー112から出力される動作制御開始信号の時間波形#204及び設定された利得がしきい値未満の場合の第二のデコーダー112から出力される動作制御開始信号の時間波形#205を示す図である。また、図6において、時刻 t_0 〜時刻 t_1 は、受信装置100の起動モード期間#206、時刻 t_1 〜時刻 t_8 は、受信信号100のオフセット電圧の校正動作を行う期間であるオフセット電圧校正期間#207及び時刻 t_8 以降は受信モード期間#208である。

[0048] 受信装置100の起動モード期間#206経過後の時刻 t_1 において、デジタル信号処理部108より制御開始信号#209が出力されることにより、オフセット電圧校正期間#207の開始のトリガーとなる。

[0049] 設定された利得がしきい値以上の場合には、制御開始信号を受信した第二のデコーダー112は、時刻 t_2 にて動作制御開始信号#210を出力する。一度目の動作制御開始信号#210を受信した動作制御回路113は、高周波回路114を構成する低

雑音増幅器101または直交復調器103を非動作状態として、妨害波の漏洩を低減する。第二のデコーダー112と同時に制御開始信号を受信した第一のデコーダー109は、次に時刻 t_3 にて時定数制御開始信号#211を送信する。一度目の時定数制御開始信号#211を受信した時定数制御回路110は、受信装置100の起動期間#206中に所定値であった低域通過フィルタ106a、106bの時定数(第一時定数)を低減して新たな時定数(第二時定数)を設定し、伝播遅延を短縮することで、受信信号のオフセット電圧の校正の応答速度を向上させる。このように時定数を変更することにより、オフセット電圧の校正動作時の低域通過フィルタ106a、106bにおける受信信号の減衰特性は、オフセット電圧の校正動作時以外の低域通過フィルタ106a、106bにおける受信信号の減衰特性よりも緩やかになる。

[0050] その後、第一のデコーダー109は、時刻 t_4 にて校正開始信号#212を出力する。一度目の校正開始信号#212を受信した電圧校正回路111は、校正動作を実行する。その後、電圧校正回路111は、時刻 t_5 にて続く二度目の校正開始信号#213を受信した後、校正動作を中止し、校正データを保持する。

[0051] 続いて、時刻 t_6 にて第一のデコーダー109より二度目の時定数制御開始信号#214が出力される。時定数制御開始信号#214を受信した時定数制御回路110は、低域通過フィルタ106a、106bの時定数を所定値(第一時定数)に戻す。このように時定数を変更することにより、オフセット電圧の校正動作終了後の低域通過フィルタ106a、106bにおける受信信号の減衰特性は、オフセット電圧の校正動作時の低域通過フィルタ106a、106bにおける受信信号の減衰特性よりも急峻になる。

[0052] その後、時刻 t_7 にて第二のデコーダー112より、二度目の動作制御開始信号#215が出力される。動作制御開始信号#215を受信した動作制御回路113は、一度目の動作制御開始信号#210受信時に非動作状態とした高周波回路114の構成回路を動作状態へと切替える。

[0053] オフセット電圧校正期間#207における、低域通過フィルタ106a、106bの時定数を低減するタイミング及び所定値に戻すタイミング、高周波回路114の動作状態を非動作状態とするタイミング及び動作状態に戻すタイミングは、図6に示す通りであるが、その考え方は次の通りである。

- [0054] まず、低域通過フィルタ106a、106bの時定数を低減すると、妨害波を減衰できないため、回路が飽和する可能性がある。よって、低域通過フィルタ106a、106bの時定数を低減する前、または低域通過フィルタ106a、106bの時定数を低減すると同時に、高周波回路114の構成回路を非動作状態とすることで妨害波の減衰を実施する。
- [0055] 次に、高周波回路114の構成回路を非動作状態から動作状態に戻すと、妨害波を抑制できなくなるため、高周波回路114の動作切替え前、または高周波回路114の動作切替えと同時に、低域通過フィルタ106a、106bの時定数を所定値に戻す。
- [0056] 図6において、低域通過フィルタ106a、106bの時定数の切り替えと、高周波回路114の動作切替えに時間差を設けているが、同時でもよいことは明らかである。
- [0057] 続いて、設定された利得がしきい値未満である場合には、時間波形#205に示すように、第二のデコーダー112は、制御開始信号#209を受信しても、動作制御開始信号を出力しないので、動作制御回路113は高周波回路114の動作切替えを実施せず、受信装置100の起動後、再度アイドルモードになるまで、常に高周波回路114を動作状態とする。こうすることで、低域通過フィルタ106a、106bの時定数の切り替え後に必要となる安定化期間を短縮できる。
- [0058] よって、設定された利得がしきい値未満の場合には、設定された利得がしきい値以上の場合よりも、制御開始信号#209を送信するタイミングを遅らせるとともに、受信装置100の起動期間#206の開始のタイミングを遅らせることで、オフセット電圧校正期間#207、すなわち、受信装置100の動作時間を短縮することができる。
- [0059] 因みに、設定した利得に応じて高周波回路114を動作状態または非動作状態にする理由は、設定した利得がしきい値以上の場合には、受信装置100は所望の周波数成分が弱電界であり、所望の周波数成分のレベルよりも高いレベルの妨害波を受信する可能性があり、この場合には、高周波回路114を非動作状態にして減衰量を大きくしないと受信装置100が飽和してしまうためである。一方、設定した利得がしきい値未満の場合には、所望の周波数成分のレベルが高いので妨害波により受信装置100が飽和してしまうことがないためである。
- [0060] なお、オフセット電圧校正期間#207において、高周波回路114の動作切り替えを

実行するか否かのしきい値は、アナログベースバンド回路115a、115bの線形性の目安となる1[dB]利得圧縮点と、無線システムごとに規定される妨害波テスト時の妨害波レベルとに依存し、回路が飽和しないように、回路設計時に設定する。

[0061] このように、本実施の形態1によれば、設定された利得がしきい値以上である場合、即ち高周波回路114から入力される妨害波の受信電界強度が所望の受信信号に対してはるかに大きく、オフセット電圧校正期間 # 207に、妨害波によって受信機が飽和する可能性のある場合にのみ低雑音増幅器101あるいは直交復調器103等の高周波回路114の動作を停止し、また、設定された利得がしきい値未満である場合、即ち高周波回路114から入力される妨害波によって、オフセット電圧校正期間 # 207に、妨害波によって受信機が飽和する可能性のない場合には、オフセット電圧校正期間 # 207の前後にて低雑音増幅器101及び直交復調器103等の高周波回路114の動作状態は変更せず常に動作状態とする。これにより、妨害波の存在する環境下でも高精度にオフセット電圧の校正を行うことができるとともに、高周波回路114の動作停止状態から動作状態への過渡応答の収束時間を短縮して高速にオフセット電圧の校正を行うことができる。また、本実施の形態1によれば、受信信号が通過する経路に、受信動作に必須ではない回路を付加しないので、受信機の雑音特性の劣化を引き起こすことなく、妨害波の存在する環境下でも高速かつ高精度にオフセット電圧の校正を行うことができる。

[0062] なお、本実施の形態1において、オフセット電圧の校正動作時に、低雑音増幅器101あるいは直交復調器103の動作を停止することとしたが、これに限らず、高周波回路114内の受信信号が通過する経路にある任意の回路部分の動作を停止するようにしても良い。また、本実施の形態1において、起動モード期間 # 206から動作制御回路113が一度目の動作制御開始信号 # 210を受信するまでの期間は、高周波回路114は動作状態としたが、非動作状態としておき、二度目の動作制御開始信号 # 215を受信した後、起動してもよい。

[0063] (実施の形態2)

図7は、本発明の実施の形態2に係る受信装置300の構成を示すブロック図である。

- [0064] 本実施の形態2に係る受信装置300は、図5に示す実施の形態1に係る受信装置100において、図7に示すように、第二のデコーダー112を削除し、検出部310及び判定部313を追加し、可変利得増幅器105a、105b、低域通過フィルタ106a、106b及び可変利得増幅器107a、107bの代わりに可変利得増幅器301a、301b、低域通過フィルタ302a、302b、可変利得増幅器303a、303b及び低域通過フィルタ304a、304bを有し、時定数制御回路110及び電圧校正回路111の代わりに第一の電圧校正回路306、第一の時定数制御回路307、第二の電圧校正回路308及び第二の時定数制御回路309を有し、及び第一のデコーダー109の代わりに第一のデコーダー305を有する。なお、図7においては、図5と同一構成である部分には同一の符号を付してその説明は省略する。
- [0065] 可変利得増幅器301a及び低域通過フィルタ302aは、前段回路314aを構成する。可変利得増幅器301b及び低域通過フィルタ302bは、前段回路314bを構成する。可変利得増幅器303a及び低域通過フィルタ304aは、後段回路315aを構成する。可変利得増幅器303b及び低域通過フィルタ304bは、後段回路315bを構成する。前段回路314a及び後段回路315aは、アナログベースバンド回路316aを構成する。前段回路314b及び後段回路315bは、アナログベースバンド回路316bを構成する。アナログベースバンド回路316a、316bは、複数の段階に分けて利得制御及びオフセット電圧の校正を行う。また、オフセット電圧の校正は、前段回路から後段回路の順に実施するとともに、同一段回路に含まれる回路に関しては、直交復調器103により近い回路から順に実施する。
- [0066] デジタル信号処理部108は、低域通過フィルタ304a及び低域通過フィルタ304bから入力した受信信号からデータ信号を再生して、図示しない表示部へのデータ表示、あるいは図示しないスピーカへの音声出力を実施する。また、デジタル信号処理部108は、低域通過フィルタ304a及び低域通過フィルタ304bから入力した受信信号が所定の受信品質を満たすような利得を設定し、受信信号が設定した利得になるように可変利得増幅器301a、可変利得増幅器301b、可変利得増幅器303a及び可変利得増幅器303bを制御するとともに、設定した利得の情報である利得情報を判定部313へ出力する。また、デジタル信号処理部108は、所定のタイミングにて受信

信号のオフセット電圧の校正開始を指示する制御開始信号を第一のデコーダー305及び判定部313へ出力する。

[0067] 動作制御回路113は、低雑音増幅器101あるいは直交復調器103の動作を停止することに起因して発生するオフセット電圧を低減するように制御を行う。即ち、動作制御回路113は、判定部313から低雑音増幅器101あるいは直交復調器103の動作を停止する動作制御開始信号が入力した場合には、低雑音増幅器101あるいは直交復調器103の動作を停止するように制御し、判定部313から低雑音増幅器101及び直交復調器103の動作を停止しない動作制御開始信号が入力した場合には、低雑音増幅器101及び直交復調器103に対して何も制御しない。

[0068] 利得制御手段である可変利得増幅器301aは、第一の電圧校正回路306の制御に基づいて、直交復調器103から入力した受信信号のオフセット電圧を校正する。また、可変利得増幅器301aは、デジタル信号処理部108からの指示により、直交復調器103から入力した受信信号を所定の利得にする利得制御を行って低域通過フィルタ302aへ出力する。

[0069] 利得制御手段である可変利得増幅器301bは、第一の電圧校正回路306の制御に基づいて、直交復調器103から入力した受信信号のオフセット電圧を校正する。また、可変利得増幅器301bは、デジタル信号処理部108からの指示により、直交復調器103から入力した受信信号を所定の利得にする利得制御を行って低域通過フィルタ302bへ出力する。

[0070] フィルタ手段である低域通過フィルタ302aは、第一の時定数制御回路307の制御に基づいて、可変利得増幅器301aから入力した受信信号に対して所定の低域のみを通過させることにより妨害波等の不要成分を除去して可変利得増幅器303aへ出力する。

[0071] フィルタ手段である低域通過フィルタ302bは、第一の時定数制御回路307の制御に基づいて、可変利得増幅器301bから入力した受信信号に対して所定の低域のみを通過させることにより妨害波等の不要成分を除去して可変利得増幅器303bへ出力する。

[0072] 利得制御手段である可変利得増幅器303aは、第二の電圧校正回路308の制御

に基づいて、低域通過フィルタ302aから入力した受信信号のオフセット電圧を校正する。また、可変利得増幅器303aは、デジタル信号処理部108からの指示により、低域通過フィルタ302aから入力した受信信号を所定の利得にする利得制御を行って低域通過フィルタ304aへ出力する。

[0073] 利得制御手段である可変利得増幅器303bは、第二の電圧校正回路308の制御に基づいて、低域通過フィルタ302bから入力した受信信号のオフセット電圧を校正する。また、可変利得増幅器303bは、デジタル信号処理部108からの指示により、低域通過フィルタ302bから入力した受信信号を所定の利得にする利得制御を行って低域通過フィルタ304bへ出力する。

[0074] フィルタ手段である低域通過フィルタ304aは、第二の時定数制御回路309の制御に基づいて、可変利得増幅器303aから入力した受信信号に対して所定の低域のみを通過させることにより妨害波等の不要成分を除去してデジタル信号処理部108へ出力する。

[0075] フィルタ手段である低域通過フィルタ304bは、第二の時定数制御回路309の制御に基づいて、可変利得増幅器303bから入力した受信信号に対して所定の低域のみを通過させることにより妨害波等の不要成分を除去してデジタル信号処理部108へ出力する。

[0076] 第一のデコーダー305は、デジタル信号処理部108から制御開始信号が入力した場合には、所定時間経過後に、第一の校正開始信号を第一の電圧校正回路306へ出力するとともに、第二の校正開始信号を第二の電圧校正回路308へ出力する。また、第一のデコーダー305は、デジタル信号処理部108から制御開始信号が入力した場合には、所定時間経過後に第一の時定数制御開始信号を第一の時定数制御回路307へ出力するとともに、第二の時定数制御開始信号を第二の時定数制御回路309へ出力する。

[0077] 第一の電圧校正回路306は、第一のデコーダー305から入力した第一の校正開始信号に基づいて、可変利得増幅器301a及び可変利得増幅器301bに対してオフセット電圧の校正を実施する制御、またはオフセット電圧の校正を停止する制御を行う。

- [0078] 時定数制御手段である第一の時定数制御回路307は、第一のデコーダー305から入力した第一の時定数制御開始信号に基づいて、低域通過フィルタ302a及び低域通過フィルタ302bにおける減衰量を調整するために時定数を制御する。
- [0079] 第二の電圧校正回路308は、第一のデコーダー305から入力した第二の制御開始信号に基づいて、可変利得増幅器303a及び可変利得増幅器303bに対してオフセット電圧の校正を実施する制御、またはオフセット電圧の校正を停止する制御を行う。
- [0080] 時定数制御手段である第二の時定数制御回路309は、第一のデコーダー305から入力した第二の時定数制御開始信号に基づいて、低域通過フィルタ304a及び低域通過フィルタ304bにおける減衰量を調整するために時定数を制御する。
- [0081] 検出部310は、直交復調器103の出力をモニターするために設けられており、ミキサ103a及びミキサ103bから入力した受信信号の受信電力レベルを測定し、測定した結果をレベル情報として判定部313へ出力する。
- [0082] 判定部313は、デジタル信号処理部108から制御開始信号が入力した際、検出部310から入力したレベル情報におけるレベルとしきい値とを比較する。そして、判定部313は、レベルがしきい値以上である場合には、オフセット電圧校正期間中に実施する低域通過フィルタ302a及び低域通過フィルタ302bの時定数低減に伴う妨害波減衰量低下時でのアナログベースバンド回路316a、316bの飽和要因となる妨害波が存在するものと判断して、高周波回路114の低雑音増幅器101あるいは直交復調器103の動作を停止する動作制御開始信号を動作制御回路113へ出力する。一方、判定部313は、レベルがしきい値未満である場合には、前記条件下でのアナログベースバンド回路316a、316bの飽和要因となる妨害波が存在しないものと判断して、高周波回路114の低雑音増幅器101及び直交復調器103の動作を停止しない動作制御開始信号を動作制御回路113へ出力する。
- [0083] 次に、受信装置300の動作について、図8を用いて説明する。図8は、受信装置300における制御動作のタイムチャートを示す図である。図8は、デジタル信号処理部108から出力される制御開始信号の時間波形#401、第一のデコーダー305から出力される第一の時定数制御開始信号の時間波形#402、第一のデコーダー305か

ら出力される第一の校正開始信号の時間波形 # 403、第一のデコーダー305から出力される第二の校正開始信号の時間波形 # 404、及び判定部313から出力される動作制御開始信号の時間波形 # 405を示す図である。また、図8において、時刻 t_0 〜時刻 t_{10} は、受信装置300の起動モード期間 # 406、時刻 t_{10} 〜時刻 t_{20} は、受信信号のオフセット電圧を校正する期間であるオフセット電圧校正期間 # 407及び時刻 t_{20} 以降は受信モード期間 # 408である。

[0084] 受信装置300の起動モード期間 # 406の後、時刻 t_{10} にてデジタル信号処理部108より制御開始信号 # 409が出力されることで、オフセット電圧校正期間 # 407の開始のトリガーとなる。制御開始信号 # 409を受信した判定部313は、検出部310から入力したレベル情報におけるレベルとしきい値とを比較判定する。続いて、判定部313は、時刻 t_{11} にて、前述の比較判定結果に応じた動作制御開始信号 # 410を出力する。

[0085] 比較判定結果により、アナログベースバンド回路316a、316bの飽和要因となる妨害波が存在するものと判断された場合には、高周波回路114の低雑音増幅器101あるいは直交復調器103の動作を停止する動作制御開始信号 # 410が動作制御回路113へと出力され、動作制御開始信号 # 410を受信した動作制御回路113は高周波回路114を構成する低雑音増幅器101または直交復調器103を非動作状態として、妨害波の漏洩を低減する。次に、時刻 t_{12} にて、第一のデコーダー305は、第一の時定数制御開始信号 # 411を出力する。一度目の第一の時定数制御開始信号 # 411を受信した第一の時定数制御回路307は、受信装置300の起動期間 # 406中に所定値であった低域通過フィルタ302a、302bの時定数(第一時定数)を低減して新たな時定数(第二時定数)を設定し、伝播遅延を短縮することで、オフセット電圧の校正動作における応答速度を向上させる。このように時定数を変更することにより、前段回路314a、314bに対するオフセット電圧の校正動作時の、低域通過フィルタ302a、302bにおける受信信号の減衰特性は、オフセット電圧の校正動作時以外の低域通過フィルタ302a、302bにおける受信信号の減衰特性よりも緩やかになる。

[0086] その後、時刻 t_{13} にて、第一のデコーダー305は、第一の校正開始信号 # 412を出力する。一度目の第一の校正開始信号 # 412を受信した第一の電圧校正回路30

6は、前段回路314a、314bの校正動作を実行する。そして、時刻t14にて、第一のデコーダー305から二度目の第一の校正開始信号#413が出力される。第一の電圧校正回路306は、続く二度目の第一の校正開始信号#413を受信した後、校正動作を中止し、校正データを保持する。これにより、前段回路314a、314bの段階（切り替え段階）の校正処理が終了する。

[0087] 続いて、所定時間経過後の時刻t15にて、第一のデコーダー305より二度目の第一の時定数制御開始信号#414が出力される。第一の時定数制御開始信号#414を受信した第一の時定数制御回路307は、低域通過フィルタ302a、302bの時定数を所定値（第一時定数）に戻す。このように時定数を変更することにより、前段回路314a、314bに対するオフセット電圧の校正動作終了後の、低域通過フィルタ302a、302bにおける受信信号の減衰特性は、オフセット電圧の校正動作時の低域通過フィルタ302a、302bにおける受信信号の減衰量よりも急峻になる。

[0088] その後、時刻t16にて、判定部313より、二度目の動作制御開始信号#415が出力される。動作制御開始信号#415を受信した動作制御回路113は、一度目の動作制御信号#410にて非動作状態とした高周波回路114の構成回路を動作状態とする。この動作切替えに伴う過渡応答の収束時間を設け、定常状態となった後、第一のデコーダー305は、第二の時定数制御開始信号を出力する。一度目の第二の時定数制御開始信号を受信した第二の時定数制御回路309は、受信装置300の起動モード期間#406中に所定値であった低域通過フィルタ304a、304bの時定数（第一時定数）を低減して新たな時定数（第二時定数）を設定し、伝播遅延を短縮することで、オフセット電圧の校正動作における応答速度を向上させる。このように時定数を変更することにより、後段回路315a、315bに対するオフセット電圧の校正動作時の低域通過フィルタ304a、304bにおける受信信号の減衰特性は、オフセット電圧の校正動作時以外の低域通過フィルタ304a、304bにおける受信信号の減衰特性よりも緩やかになる。

[0089] 次に、時刻t17にて、第一のデコーダー305より、第二の校正開始信号#416を出力する。一度目の第二の校正開始信号#416を受信した第二の電圧校正回路308は、時刻t16にて実施した高周波回路114の構成回路の動作切替えに起因して発

生する残留オフセットを含め、後段回路315a、315bの校正動作を実行する。そして、時刻t18にて、第一のデコーダー305は、二度目の第二の校正開始信号#417を出力する。第二の電圧校正回路308は、続く二度目の第二の校正開始信号#417を受信した後、校正動作を中止し、校正データを保持する。これにより、後段回路315a、315bの段階(切り替え段階)の校正処理が終了する。

[0090] 続いて、所定時間経過後、第一のデコーダー305より二度目の第二の時定数制御開始信号が出力される。第二の時定数制御開始信号を受信した第二の時定数制御回路309は、低域通過フィルタ304a、304bの時定数を所定値(第一時定数)に戻す。このように時定数を変更することにより、オフセット電圧の校正動作終了後の、低域通過フィルタ304a、304bにおける受信信号の減衰特性は、オフセット電圧の校正動作時の低域通過フィルタ304a、304bにおける受信信号の減衰特性よりも急峻になる。

[0091] その後、時刻t19にて判定部313より、三度目の動作制御開始信号#418が出力される。動作制御開始信号#418を受信した動作制御回路113は、高周波回路114の構成回路の動作状態を切替えない。

[0092] 次に、比較判定結果により、アナログベースバンド回路316a、316bの飽和要因となる妨害波が存在しないと判断された場合には、高周波回路114の低雑音増幅器101及び直交復調器103の動作を停止しない動作制御開始信号#410が動作制御回路113へと出力され、以降、受信動作期間#408まで、高周波回路114の構成回路を動作状態とする。なお、その他の第一のデコーダー305、第一の電圧校正回路306、第一の時定数制御回路307、第二の電圧校正回路308、第二の時定数制御回路309の動作は、妨害波が存在するものと判断された場合と同様であり、説明を省略する。

[0093] 図8において、低域通過フィルタ302a、低域通過フィルタ302b、低域通過フィルタ304a及び低域通過フィルタ304bの時定数の切り替えと、高周波回路114の動作切替えに時間差を設けているが、同時でもよいことは明らかである。

[0094] このように、本実施の形態2によれば、アナログベースバンド回路316a、316bを多段回路構成にするとともに、前段回路から順に妨害波を抑圧しながら各段階にてオ

フセット電圧の校正を実施するので、前段回路の校正終了後に、仮に妨害波抑圧用に休止状態とした高周波回路114の動作状態の変更に起因する補正ずれが生じて、後段回路にて前記補正ずれを含めて校正するため、オフセット電圧の校正を高精度に実現できるとともに、前記補正ズレを抑制するためのダミーLNA、インピーダンス補償ブロックといった付加回路を用いないので、受信装置300の雑音特性の劣化を防ぐことができる。また、本実施の形態2によれば、オフセット電圧の校正動作を実行する前に、妨害波により受信装置300が飽和してしまうことがあるか否かを判定し、受信装置300が飽和してしまうことがないものと判定した場合には、オフセット電圧の校正動作を実行する前後で高周波回路114の動作状態を切替えないので、高周波回路114の動作停止状態から動作状態への過渡応答の収束時間を短縮して高速にオフセット電圧の校正を行うことができるとともに、妨害波耐性を向上させることができることにより高精度にオフセット電圧の校正を行うことができる。また、本実施の形態2によれば、受信信号が通過する経路に、受信動作に必須ではない回路を付加しないので、受信機の雑音特性の劣化を引き起こすことなく、妨害波の存在する環境下でも高速かつ高精度にオフセット電圧の校正を行うことができる。

- [0095] なお、本実施の形態2では、オフセット電圧の校正動作を実行する前に、検出部310及び判定部313により受信装置300が飽和してしまうことがあるか否かを自動判定しているが、これに限らず、検出部310と、判定部313における検出部310から入力したレベル情報から妨害波が存在するか否かを判定する機能とを削除しても、高周波回路114を適用するシステムでの妨害波規定、通常の受信動作時に受信装置300の個別回路の利得、低域通過フィルタ302a、302b、304a、304bの妨害波減衰量、及び高周波回路114が動作停止状態の時に入力信号を遮断できるレベルに基づいて、飽和するか否かの判定基準を回路設計時に設定し、前段回路、後段回路の各段階ごとに、オフセット電圧の校正動作時に高周波回路114の動作状態を停止させるか、動作状態を保つかを固定しておいても良い。この場合、前段回路の校正終了後に、仮に妨害波抑圧用に休止状態とした高周波回路114の動作状態の変更に起因する補正ずれが生じて、後段回路にて前記補正ずれを含めて校正するため、オフセット電圧の校正を高精度に実現できるとともに、自動判定機能に

要する時刻 t_{10} から時刻 t_{11} までの間隔を短縮できる。

[0096] また、本実施の形態2において、アナログベースバンド回路は前段回路と後段回路の2段階の回路構成としたが、これに限らず、アナログベースバンド回路を3段階以上の多段回路構成にしても良いし、または多段回路構成にしくなくても良い。多段回路構成にした場合、所定段階(切り替え段階)の次の段階以降の校正動作時には、所定段階及び所定段階より前段の少なくとも一つのフィルタの時定数を第二時定数よりも時定数を増加させた第一時定数に変更するとともに、その他のフィルタの時定数は第二時定数にする。これにより、前段回路の校正終了後に、仮に妨害波抑圧用に休止状態とした高周波回路114の動作状態の変更に起因する補正ずれが生じて、後段回路にて前記補正ずれを含めて校正するため、オフセット電圧の校正を高精度に実現できるとともに、校正動作速度に影響を与える位置にあるフィルタの時定数を低減することで、受信機の雑音特性の劣化を引き起こすことなく、妨害波の存在する環境下でも、高速かつ高精度にオフセット電圧の校正を行うことができる。

[0097] また、本実施の形態2において、オフセット電圧の校正動作時に低雑音増幅器101及び直交復調器103の動作を停止することとしたが、これに限らず、高周波回路114内の受信信号が通過する経路にある任意の回路部分の動作を停止するようにしても良い。また、本実施の形態2は、上記実施の形態1に適用することが可能である。この場合、図5において、アナログベースバンド回路115a、115bに代えて図7のアナログベースバンド回路316a、316bを適用することによりアナログベースバンド回路を多段構成にし、本実施の形態2のように段階毎にオフセット電圧の校正及び時定数の制御を行うことが可能である。また、本実施の形態2において、起動モード期間#406から動作制御回路113が一度目の動作制御開始信号#410を受信するまでの期間は、高周波回路114は動作状態としたが、非動作状態としておき、二度目の動作制御開始信号#415を受信した後、起動してもよい。また、本実施の形態2において、低域通過フィルタ302a、302bと、低域通過フィルタ304a、304bの時定数を、オフセット電圧の校正動作時に第二時定数、校正終了後に第一時定数とする例で説明したが、各動作時における、低域通過フィルタ302a、302bと、低域通過フィルタ304a、304bの時定数は異なってもよい。

[0098] (実施の形態3)

図9は、本発明の実施の形態3に係る受信装置500の構成を示すブロック図である。

[0099] 第一の低雑音増幅器503、第二の低雑音増幅器504、容量505、容量506及び直交復調器507は、高周波回路514を構成する。また、ミキサ507a及びミキサ507bは、復調手段である直交復調器507を構成する。

[0100] 第一の帯域通過フィルタ501は、例えばGSM850MHz帯に対応させるものであり、受信信号に対して所定の帯域のみを通過させて第一の低雑音増幅器503へ出力する。

[0101] 第二の帯域通過フィルタ502は、例えばGSM900MHz帯に対応させるものであり、受信信号に対して所定の帯域のみを通過させて第二の低雑音増幅器504へ出力する。

[0102] 増幅手段である第一の低雑音増幅器503は、動作制御回路513の制御に基づいて、第一の帯域通過フィルタ501から入力した受信信号を増幅して容量505を介してミキサ507a及びミキサ507bへ出力する。

[0103] 増幅手段である第二の低雑音増幅器504は、動作制御回路513の制御に基づいて、第二の帯域通過フィルタ502から入力した受信信号を増幅して容量506を介してミキサ507a及びミキサ507bへ出力する。

[0104] ミキサ507aは、容量505から入力した受信信号に対して無線周波数からベースバンド帯に周波数変換してアナログベースバンド回路511へ出力する。

[0105] ミキサ507bは、容量506から入力した受信信号に対して無線周波数からベースバンド帯に周波数変換してアナログベースバンド回路512へ出力する。

[0106] 移相器508は、図示しない局部発振源より出力される局部発振信号から、互いに90度の位相差を有する2つの信号を生成して直交復調器507のミキサ507a及びミキサ507bへ各々出力する。

[0107] 電圧校正回路509は、アナログベースバンド回路511にて利得制御される受信信号に生じるオフセット電圧を校正するようにアナログベースバンド回路511に対して制御する。

- [0108] 電圧校正回路510は、アナログベースバンド回路512にて利得制御される受信信号に生じるオフセット電圧を校正するようにアナログベースバンド回路512に対して制御する。
- [0109] アナログベースバンド回路511は、電圧校正回路509の制御に基づいて、ミキサ507aから入力した受信信号のオフセット電圧の校正を実施するとともに所定の利得に利得制御して図示しないデジタル信号処理部へ出力する。
- [0110] アナログベースバンド回路512は、電圧校正回路510の制御に基づいて、ミキサ507bから入力した受信信号のオフセット電圧の校正を実施するとともに所定の利得に利得制御して図示しないデジタル信号処理部へ出力する。
- [0111] 動作制御手段である動作制御回路513は、第一の低雑音増幅器503または第二の低雑音増幅器504の動作を停止することに起因して発生するオフセット電圧を低減するように制御を行う。即ち、動作制御回路513は、動作制御開始信号が入力した場合には、第一の低雑音増幅器503及び第二の低雑音増幅器504の内の現時点で受信信号が入力していない方が動作するようにするとともに、第一の低雑音増幅器503及び第二の低雑音増幅器504の内の現時点で受信信号が入力している方の動作を停止するように切り換える制御を行う。
- [0112] 次に、受信装置500がGSM850MHz帯の受信信号を受信している場合を具体例として、受信装置500の動作について説明する。オフセット電圧の校正動作開始前に、図示しないデジタル信号処理部より入力される動作制御開始信号をトリガー信号として、動作制御回路513より、第一の動作制御信号を出力して第一の低雑音増幅器503を非動作状態とするとともに、第二の動作制御信号を出力して第二の低雑音増幅器504を動作状態とする。ここで、GSM850MHz帯とGSM900MHz帯のサービスエリアは近接していないことから、第二の帯域通過フィルタ502の周波数選択効果により、第二の低雑音増幅器504の入力端子には信号が現れないこと、また、第一の低雑音増幅器503が非動作状態であり、第一の低雑音増幅器503の入力端子に存在する妨害波を抑圧できることから、直交復調器507より後の受信信号処理時に漏洩する信号電力を抑圧でき、妨害波耐性を向上させることができる。
- [0113] 一方、オフセット電圧の校正動作完了後の受信モード期間の直前には、図示しな

いデジタル信号処理部より再度入力される動作制御開始信号をトリガー信号として、動作制御回路513より、第一の動作制御信号を出力して第一の低雑音増幅器503を動作状態とするとともに、第二の動作制御信号を出力して第二の低雑音増幅器504を非動作状態とする。

[0114] 因みに、ヨーロッパ、及びアジア地域(日本を除く)にて普及しているGSM(Global System for Mobile communications)システムにおいて、携帯端末の受信系に使用される周波数帯としては、GSM850MHz帯(869MHz〜894MHz)、GSM900MHz帯(925MHz〜960MHz)、DCS1800MHz帯(1805MHz〜1880MHz)、PCS1900MHz帯(1930MHz〜1990MHz)が主なものである。なお、一般的に、GSM850MHz帯とGSM900MHz帯が、DCS1800MHz帯とPCS1900MHz帯が近接するセルにて使用されることはない。

[0115] このGSMシステムの4バンドに対応した受信装置を構成する場合、周波数帯域の近接関係から、直交復調器507に関しては、帯域内の利得及び雑音特性の偏差を考慮し、GSM850MHz帯及びGSM900MHz帯で共用し、DCS1800MHz帯及びPCS1900MHz帯で共用することが可能である。また、低雑音増幅器503、504に関しては、低雑音増幅器503、504の雑音特性が受信装置総合の雑音特性に対して支配的であり、4バンドの各々に対して、最適化構成をとる必要があることから、4バンド独立で構成する必要がある。したがって、図9においては、例えば、GSM850MHz帯、GSM900MHz帯のデュアルバンド対応受信装置を実現するにあたっての、高周波回路514の構成を示している。

[0116] このように、本実施の形態3によれば、受信信号が入力していない方の低雑音増幅器が動作するので、ダミーLNA、インピーダンス補償ブロックといった受信装置500の雑音特性の劣化要因となる付加回路を用いずに、オフセット電圧校正期間と受信モード期間とで受信信号増幅用低雑音増幅器の動作状態が異なっても、直交復調器の入力端の反射係数をほぼ一定に保つことができ、直交復調器にて生じる自己ミキシングに起因した残留オフセット電圧を抑制することができる。また、本実施の形態3によれば、各低雑音増幅器の入力端子は、高周波回路を集積化した際に半導体集積回路外の外部端子に接続されるので、集積回路外に漏洩する局部発振信号の

反射信号に起因する残留オフセット電圧を抑圧することができるとともに、オフセット電圧の校正動作時に受信信号の減衰量を確保することができることにより、雑音特性の劣化を伴うことなく、妨害波の存在する環境下でも高精度にオフセット電圧の校正を行うことができる。

[0117] なお、本実施の形態3において、GSM850MHz帯の受信信号とGSM900MHz帯の受信信号とを受信することとしたが、これに限らず、GSM850MHz帯及びGSM900MHz帯以外の任意の通信システムにおける異なる帯域の受信信号を受信する場合にも適用可能である。

[0118] (実施の形態4)

図10は、本発明の実施の形態4に係る受信装置600の構成を示すブロック図である。

[0119] 本実施の形態4に係る受信装置600は、図9に示す実施の形態3に係る受信装置500において、図10に示すように、デジタル信号処理部601及び選択部602を追加する。なお、図10においては、図9と同一構成である部分には同一の符号を付してその説明は省略する。

[0120] 図10においては、実施の形態3で想定したのと同様に、GSM850MHz帯、GSM900MHz帯のデュアルバンド対応受信装置を実現するにあたっての、高周波回路514の構成を示している。また、実施の形態3と同様に、第一の低雑音増幅器503は、GSM850MHz帯の受信信号増幅用であり、第二の低雑音増幅器504はGSM900MHz帯の受信信号増幅用である。本実施の形態4は、受信装置600がGSM850MHz帯の受信信号を受信している場合を例として説明する。

[0121] アナログベースバンド回路511は、電圧校正回路509の制御に基づいて、ミキサ507aから入力した受信信号のオフセット電圧の校正を実施するとともに所定の利得に利得制御してデジタル信号処理部601へ出力する。

[0122] アナログベースバンド回路512は、電圧校正回路510の制御に基づいて、ミキサ507bから入力した受信信号のオフセット電圧の校正を実施するとともに所定の利得に利得制御してデジタル信号処理部601へ出力する。

[0123] デジタル信号処理部601は、アナログベースバンド回路511、512から入力した受

信信号からデータ信号を再生して、図示しない表示部へのデータ表示、あるいは図示しないスピーカへの音声出力を実施する。また、デジタル信号処理部601は、データ信号に含まれる制御チャンネル情報のうち、受信装置600の近接セルにて使用されている無線周波数帯域の情報(以下、「近接セル情報」と記載する)を選択部602へ出力する。

[0124] 選択部602は、受信装置600の対応する無線周波数帯域(以下、「対応周波数帯域」と記載する)情報と、対応周波数帯域ごとに用意された低雑音増幅器503、504とを関係付けた低雑音増幅器選択情報(第一選択情報)を蓄積する。そして、選択部602は、デジタル信号処理部601から入力した近接セル情報を用いて、低雑音増幅器選択情報を参照して、近接セルにて使用されている帯域用の低雑音増幅器を選択して受信時動作増幅器情報として動作制御回路513へ出力するとともに、近接セルにて使用されていない帯域用の低雑音増幅器を選択してオフセット電圧校正時動作増幅器情報として動作制御回路513へ出力する。

[0125] 動作制御回路513は、第一の低雑音増幅器503または第二の低雑音増幅器504の動作を停止することに起因して発生するオフセット電圧を低減するように制御を行う。即ち、動作制御回路513は、オフセット電圧の校正動作開始前に、デジタル信号処理部601から入力した動作制御開始信号をトリガー信号として、第一の動作制御信号を出力して第一の低雑音増幅器503を非動作状態とするとともに、第二の動作制御信号を出力して第二の低雑音増幅器504を動作状態とする。一方、オフセット電圧の校正動作完了後の受信モード期間の直前には、デジタル信号処理部601より再度入力される動作制御開始信号をトリガー信号として、第一の動作制御信号を出力して第一の低雑音増幅器503を動作状態とするとともに、第二の動作制御信号を出力して第二の低雑音増幅器504を非動作状態とする。即ち、受信モード期間に動作させる低雑音増幅器及びオフセット電圧の校正動作時に動作させる低雑音増幅器の選択にあたって、動作制御回路513は、受信時動作増幅器情報、オフセット電圧校正時動作増幅器情報をもとに、受信時動作増幅器情報にて指定された低雑音増幅器を受信モード期間に動作させ、オフセット電圧校正時動作増幅器情報にて指定された低雑音増幅器をオフセット電圧の校正動作時に動作させる。

- [0126] 本実施の形態4では、GSM850MHz帯のうち、受信信号帯域から最も遠方の周波数帯域に対応した低雑音増幅器を選択して、オフセット電圧の校正動作時に動作させることで、妨害波に起因する直交復調器以降の回路の飽和、オフセット電圧校正動作の誤動作を抑制できる。
- [0127] このように、本実施の形態4によれば、上記実施の形態3の効果に加えて、オフセット電圧の校正動作時に動作させる低雑音増幅器を正確に選択することができる。また、本実施の形態4によれば、近接セルにて使用していない帯域の低雑音増幅器を動作させるので、妨害波の存在する環境下でも高精度にオフセット電圧の校正を行うことができる。
- [0128] (実施の形態5)
- 図11は、本発明の実施の形態5に係る受信装置700の構成を示すブロック図である。
- [0129] 本実施の形態5に係る受信装置700は、図9に示す実施の形態3に係る受信装置500において、図11に示すように、デジタル信号処理部701、GPS受信装置702及び選択部703を追加する。なお、図11においては、図9と同一構成である部分には同一の符号を付してその説明は省略する。
- [0130] 図11においては、実施の形態4で想定したのと同様に、GSM850MHz帯、GSM900MHz帯のデュアルバンド受信装置を実現するにあたっての、高周波回路514の構成を示している。また、実施の形態4と同様に、第一の低雑音増幅器503は、GSM850MHz帯の受信信号増幅用であり、第二の低雑音増幅器504はGSM900MHz帯の受信信号増幅用である。
- [0131] 本実施の形態5は、実施の形態4にて説明した、受信信号が入力していない低雑音増幅器の選択方法と異なる方法を説明するものである。
- [0132] 受信装置700がGSM850MHz帯の受信信号を受信している場合を例として説明する。
- [0133] アナログベースバンド回路511は、電圧校正回路509の制御に基づいて、ミキサ507aから入力した受信信号のオフセット電圧の校正を実施するとともに所定の利得に利得制御してデジタル信号処理部701へ出力する。

- [0134] アナログベースバンド回路512は、電圧校正回路510の制御に基づいて、ミキサ507bから入力した受信信号のオフセット電圧の校正を実施するとともに所定の利得に利得制御してデジタル信号処理部701へ出力する。
- [0135] デジタル信号処理部701は、アナログベースバンド回路511、512から入力した受信信号からデータ信号を再生して、図示しない表示部へのデータ表示、あるいは図示しないスピーカへの音声出力を実施する。
- [0136] GPS受信装置702は、受信装置700に搭載されるとともに、受信装置700の存在する位置の情報である位置情報を選択部703へ出力する。
- [0137] 選択部703は、対応周波数帯域情報、対応周波数帯域の使用される位置関係、及び対応周波数帯域毎に用意された低雑音増幅器を各々関係付けた低雑音増幅器選択情報(第二選択情報)を蓄積する。ここで、対応周波数帯域の使用される位置関係とは、例えば、GSM850MHz帯、PCS1900MHz帯は主に米国にて使用され、GSM900MHz、DCS1800は主にヨーロッパにて使用されるといった情報である。GPS受信装置702から入力した位置情報を用いて、低雑音増幅器選択情報を参照して、近接セルにて使用されている帯域用の低雑音増幅器を選択して受信時動作増幅器情報として動作制御回路513へ出力するとともに、近接セルにて使用されていない帯域用の低雑音増幅器情報を選択してオフセット電圧校正時動作増幅器情報として動作制御回路513へ出力する。なお、動作制御回路513の動作は上記実施の形態4と同一であるので、その説明は省略する。
- [0138] このように、本実施の形態5によれば、上記実施の形態3の効果に加えて、オフセット電圧の校正動作時に動作させる低雑音増幅器を正確に選択することができる。また、本実施の形態5によれば、近接セルにて使用していない帯域の低雑音増幅器を動作させるので、妨害波の存在する環境下でも高精度にオフセット電圧の校正を行うことができる。
- [0139] なお、上記実施の形態1ー実施の形態5の受信装置100、300、500、600、700は、高周波回路114、514等の各回路構成を単一の半導体基板上に一体として作り込んだ回路構造(大規模集積回路(LSI))を有する半導体集積回路装置として構成することができる。

[0140] 本明細書は、2003年12月1日出願の特願2003-402231に基づく。この内容はすべてここに含めておく。

産業上の利用可能性

[0141] 本発明にかかる受信装置及び受信方法は、雑音特性の劣化を引き起こすことなく、妨害波の存在する環境下でも高速かつ高精度にオフセット電圧の校正を行うことができる効果を有し、オフセット電圧を校正するのに有用である。

請求の範囲

- [1] 受信信号を増幅する処理を行う増幅手段と、
前記増幅手段にて増幅された受信信号を無線周波数から無線周波数よりも低周波数であるベースバンド帯へ周波数変換する処理を行う周波数変換手段と、
前記周波数変換手段にて周波数変換された受信信号が所定の受信品質となる利得にて利得制御する利得制御手段と、
前記利得制御手段による利得制御の際に生じる受信信号のオフセット電圧の校正処理を行う電圧校正手段と、
受信動作時に第一時定数を設定するとともに前記電圧校正手段にて前記校正処理を行う際に前記第一時定数より低減した第二時定数を設定する時定数制御手段と、
前記時定数制御手段にて設定された前記第一時定数または前記第二時定数にて所定帯域の受信信号を通過させるフィルタ手段と、
前記受信信号を増幅する前記増幅手段あるいは前記受信信号の周波数変換を行う周波数変換手段の動作を前記校正処理の際に停止するとともに、前記増幅手段あるいは前記周波数変換手段の動作の切り替えに起因して発生する前記オフセット電圧を低減するように前記増幅手段あるいは前記周波数変換手段の動作を制御する動作制御手段と、
を具備する受信装置。
- [2] 前記利得制御手段は、受信信号が所定の受信品質になるように複数の段階に分けて前記段階毎に利得制御し、
前記電圧校正手段は、前記利得制御手段にて前記段階毎に利得制御される際に前記段階毎に生じるオフセット電圧を前記段階毎に前段から後段に向けて順次校正処理を行い、
前記フィルタ手段は、前記段階毎に設けられるとともに前記段階毎に前記第一時定数または前記第二時定数にて所定帯域の受信信号を通過させ、
前記時定数制御手段は、前記フィルタ手段毎に独立して時定数を設定可能であるとともに、前記校正処理の前に前記フィルタ手段の時定数を前記第二時定数に設定し、前記校正処理が終了した前記段階及び前記校正処理が終了した前記段階よりも

前段の少なくとも一つの前記フィルタ手段の時定数を前記第二時定数から前記第一時定数に変更する請求項1記載の受信装置。

- [3] 前記利得制御手段は、受信信号が所定の受信品質になるように複数の段階に分けて前記段階毎に利得制御し、

前記電圧校正手段は、前記利得制御手段にて前記段階毎に利得制御される際に前記段階毎に生じるオフセット電圧を前記段階毎に前段から後段に向けて順次校正処理を行い、

前記動作制御手段は、所定の前記段階である切り替え段階にて前記校正処理が終了した後に前記増幅手段あるいは前記周波数変換手段の動作を停止状態から動作状態へ切り替えることにより前記オフセット電圧を低減する請求項1記載の受信装置。

- [4] 前記フィルタ手段は、前記段階毎に設けられるとともに前記段階毎に前記第一時定数または前記第二時定数にて所定帯域の受信信号を通過させ、

前記時定数制御手段は、前記フィルタ手段毎に独立して時定数を設定可能であるとともに、前記校正処理の前に前記フィルタ手段の時定数を前記第二時定数に設定し、前記増幅手段あるいは前記周波数変換手段の動作が停止状態から動作状態へ切り替えられた後に、前記切り替え段階及び前記切り替え段階より前段の少なくとも一つの前記フィルタ手段の時定数を前記第二時定数から前記第一時定数に変更する請求項3記載の受信装置。

- [5] 前記増幅手段は、複数の異なる帯域の受信信号毎に設けられるとともに前記帯域毎に増幅する処理を行い、

前記動作制御手段は、前記周波数変換手段にて周波数変換された受信信号の前記オフセット電圧の前記校正処理の際に、受信処理している前記帯域の受信信号の増幅に用いられる前記増幅手段の動作を停止するとともに、受信処理していない前記帯域の受信信号の増幅に用いられる前記増幅手段を動作させるように切り換えることにより前記オフセット電圧を低減する請求項1記載の受信装置。

- [6] 前記動作制御手段は、近接セルにて使用されていない前記帯域の前記増幅手段を前記校正処理の際に動作させる請求項5記載の受信装置。

- [7] 前記帯域と前記増幅手段とを関係付けた第一選択情報を記憶する記憶手段を具備し、
前記動作制御手段は、通信相手から通知された前記帯域の情報をを用いて前記第一選択情報を参照することにより、動作を停止する前記増幅手段及び動作させる前記増幅手段を選択する請求項5記載の受信装置。
- [8] 位置情報と前記帯域と前記増幅手段とを関係付けた第二選択情報を記憶する記憶手段を具備し、
前記動作制御手段は、自分の位置を示す位置情報をを用いて前記第二選択情報を参照することにより、動作を停止する前記増幅手段及び動作させる前記増幅手段を選択する請求項5記載の受信装置。
- [9] 前記動作制御手段は、前記利得制御手段にて利得制御される際の利得がしきい値以上である場合には前記電圧校正手段にて受信信号のオフセット電圧が校正される際に前記増幅手段及び前記周波数変換手段の内の少なくとも一方の処理を停止させ、前記利得制御手段にて利得制御される際の利得が前記しきい値未満である場合には前記電圧校正手段にて受信信号のオフセット電圧が校正される際に前記増幅手段及び前記周波数変換手段を動作させるように切り換える請求項1記載の受信装置。
- [10] 前記高周波処理手段にて周波数変換された受信信号の受信電力レベルを検出する検出手段を具備し、
前記動作制御手段は、前記検出手段にて検出された受信電力レベルがしきい値以上である場合には前記電圧校正手段にて受信信号のオフセット電圧が校正される際に前記増幅手段及び前記周波数変換手段の内の少なくとも一方の処理を停止させ、前記検出手段にて検出された受信電力レベルが前記しきい値未満である場合には前記電圧校正手段にて受信信号のオフセット電圧が校正される際に前記増幅手段及び前記周波数変換手段を動作させるように切り換えることにより前記オフセット電圧を低減する請求項1記載の受信装置。
- [11] 受信信号を増幅する処理を行うステップと、
増幅された受信信号を無線周波数から無線周波数よりも低周波数であるベースバ

ンド帯へ周波数変換する処理を行うステップと、

周波数変換された受信信号が所定の受信品質となる利得にて利得制御するステップと、

利得制御の際に生じる受信信号のオフセット電圧の校正処理を行うステップと、

受信動作時に第一時定数を設定するとともに前記校正処理を行う際に前記第一時定数より低減した第二時定数を設定するステップと、

設定された前記第一時定数または前記第二時定数にて所定帯域の受信信号を通過させるステップと、

前記受信信号を増幅する動作あるいは前記受信信号の周波数変換を行う動作を前記校正処理の際に停止するとともに、前記受信信号を増幅する動作あるいは前記受信信号の周波数変換を行う動作を切り替えることに起因して発生する前記オフセット電圧を低減するように前記増幅する処理の動作あるいは前記周波数変換する動作を制御するステップと、

を具備する受信方法。

[12] 受信信号を増幅する処理を行う増幅回路と、

前記増幅回路にて増幅された受信信号を無線周波数から無線周波数よりも低周波数であるベースバンド帯へ周波数変換する処理を行う周波数変換回路と、

前記周波数変換回路にて周波数変換された受信信号が所定の受信品質となる利得にて利得制御する利得制御回路と、

前記利得制御回路による利得制御の際に生じる受信信号のオフセット電圧の校正処理を行う電圧校正回路と、

受信動作時に第一時定数を設定するとともに前記電圧校正回路にて前記校正処理を行う際に前記第一時定数より低減した第二時定数を設定する時定数制御回路と、

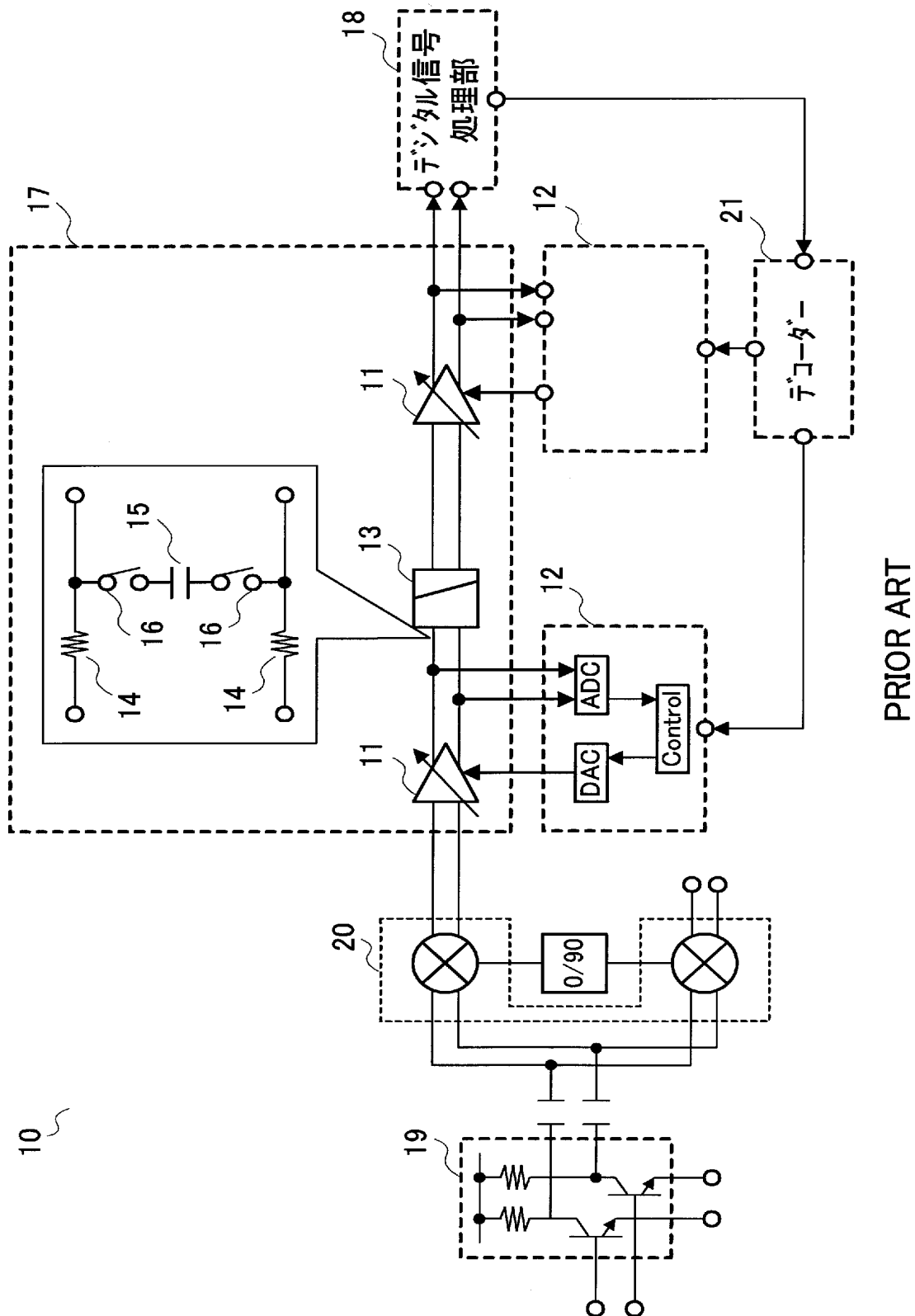
前記時定数制御回路にて設定された前記第一時定数または前記第二時定数にて所定帯域の受信信号を通過させるフィルタ回路と、

前記受信信号を増幅する前記増幅回路あるいは前記受信信号の周波数変換を行う周波数変換回路の動作を前記校正処理の際に停止するとともに、前記増幅回路あるいは前記周波数変換回路の動作を停止することに起因して発生する前記オフセッ

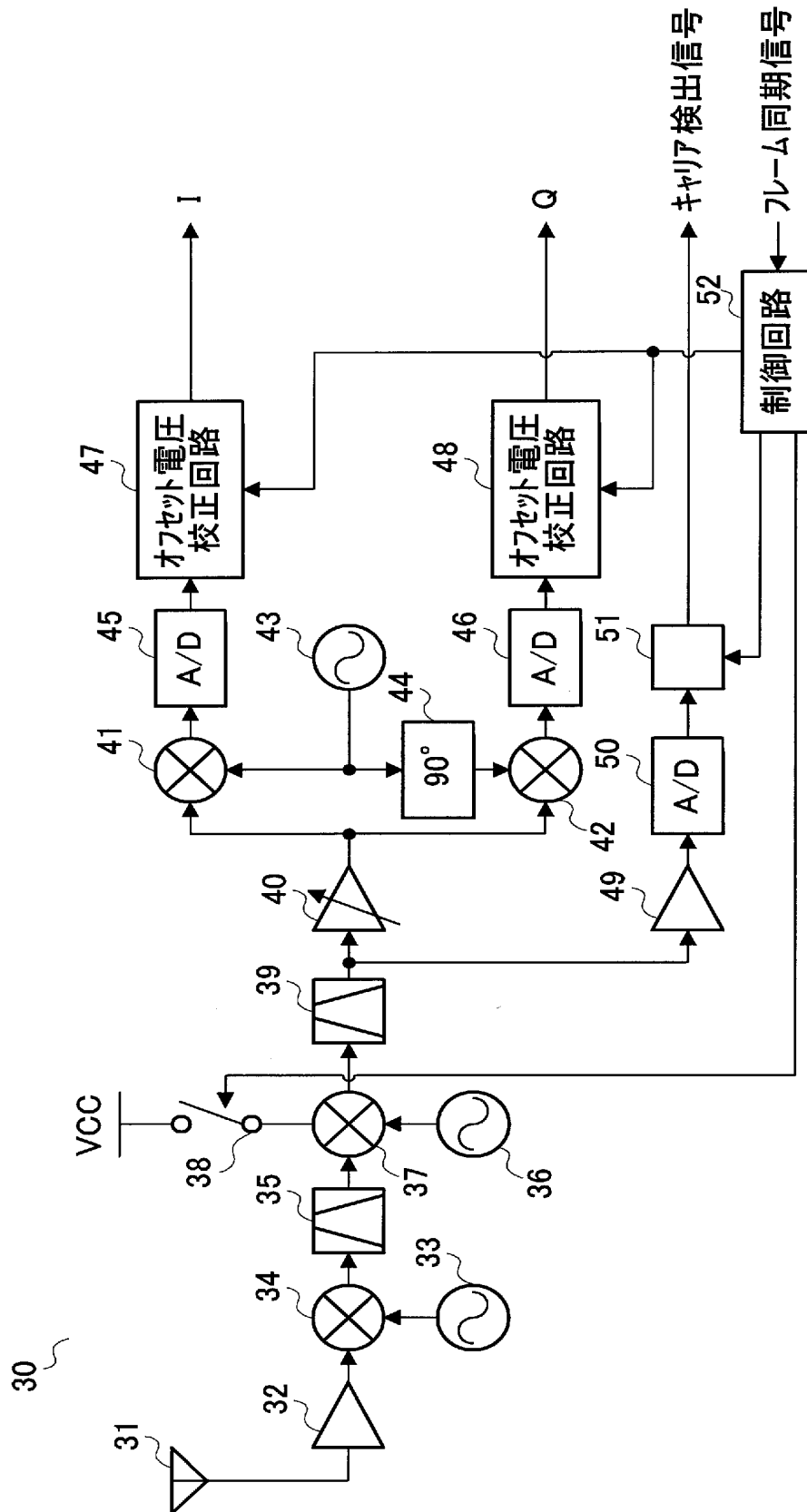
ト電圧を低減するように前記増幅回路あるいは前記周波数変換回路の動作を制御する動作制御回路と、

を具備する半導体集積回路装置。

[図1]

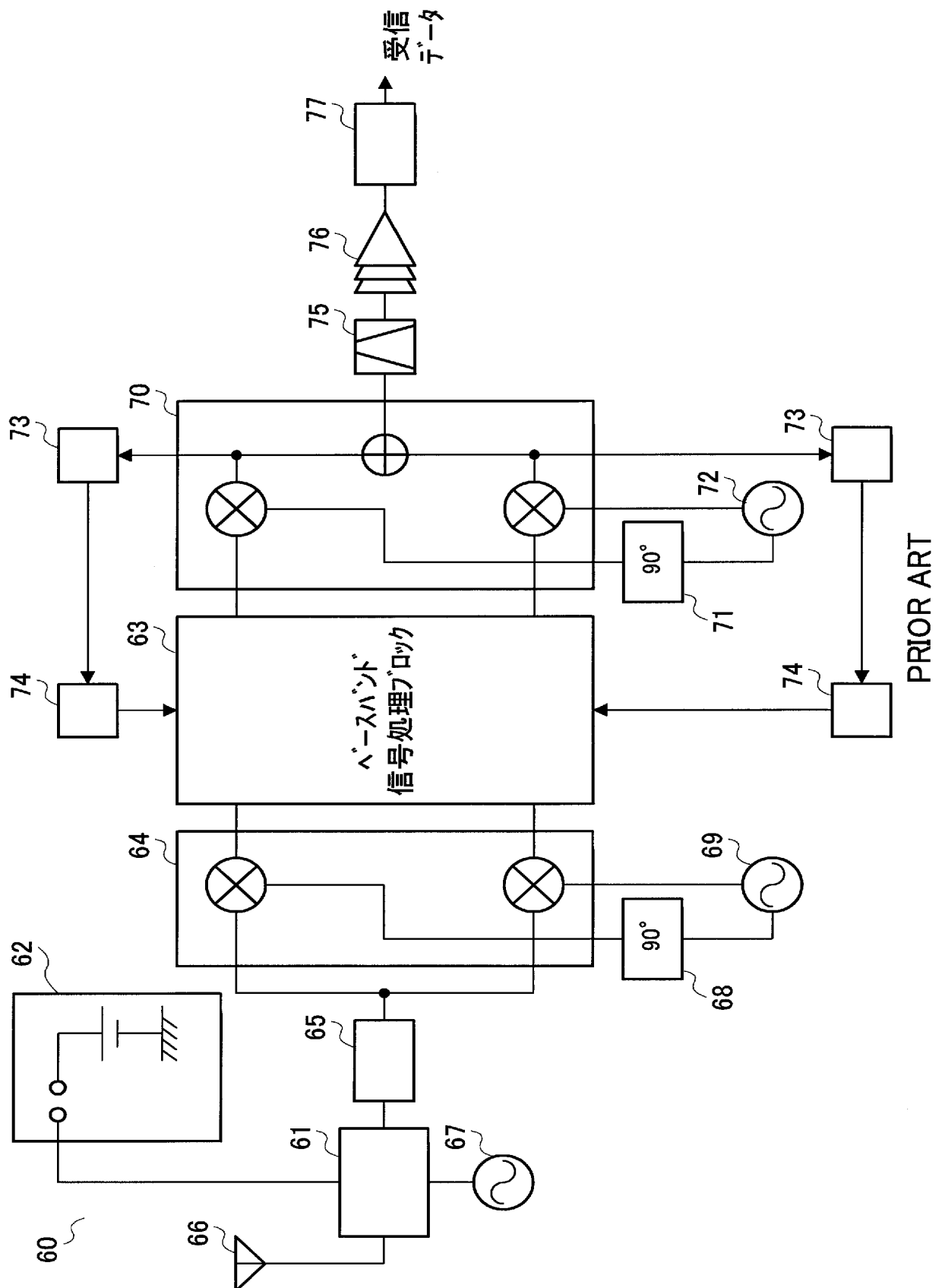


[図2]

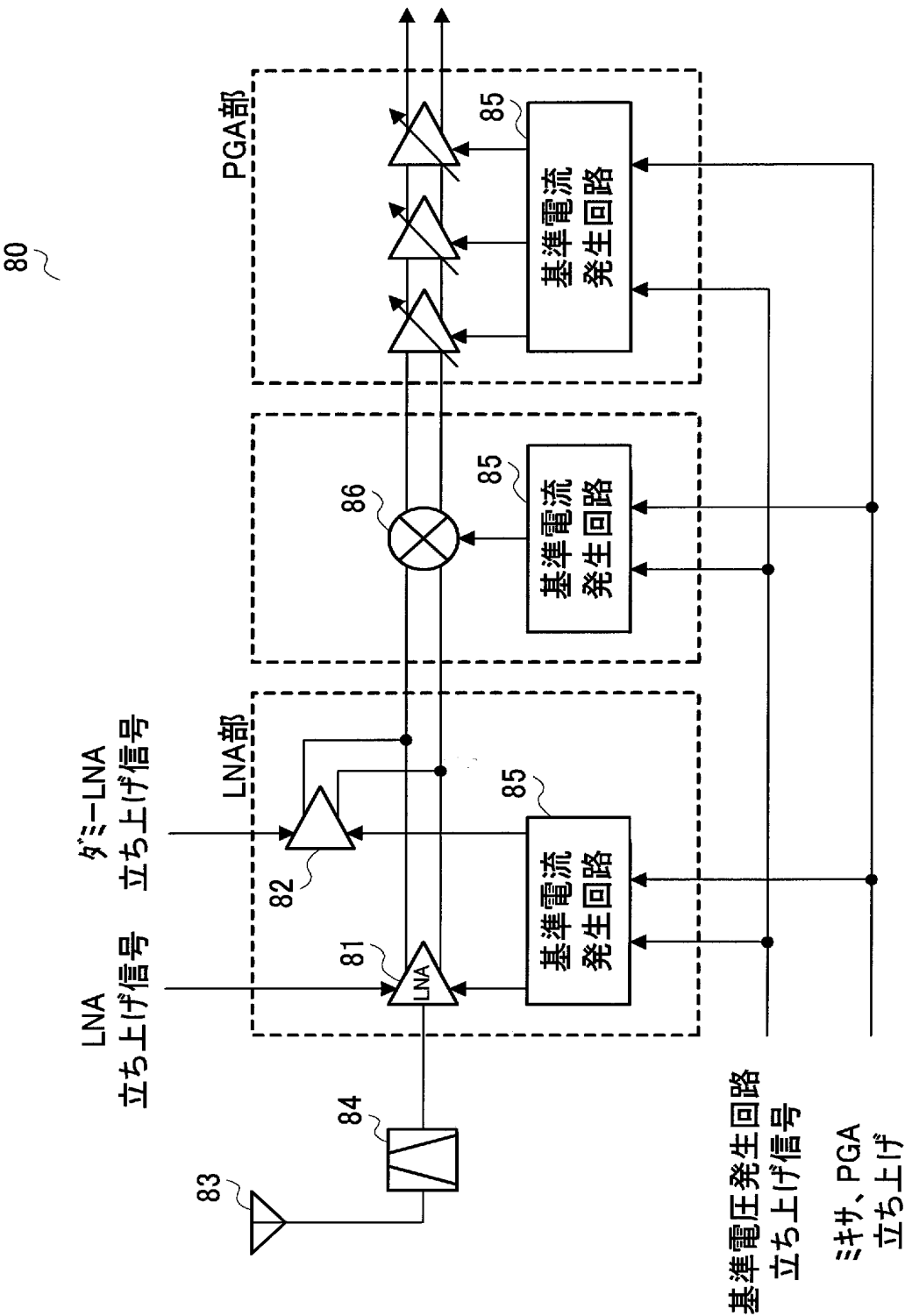


PRIOR ART

[図3]

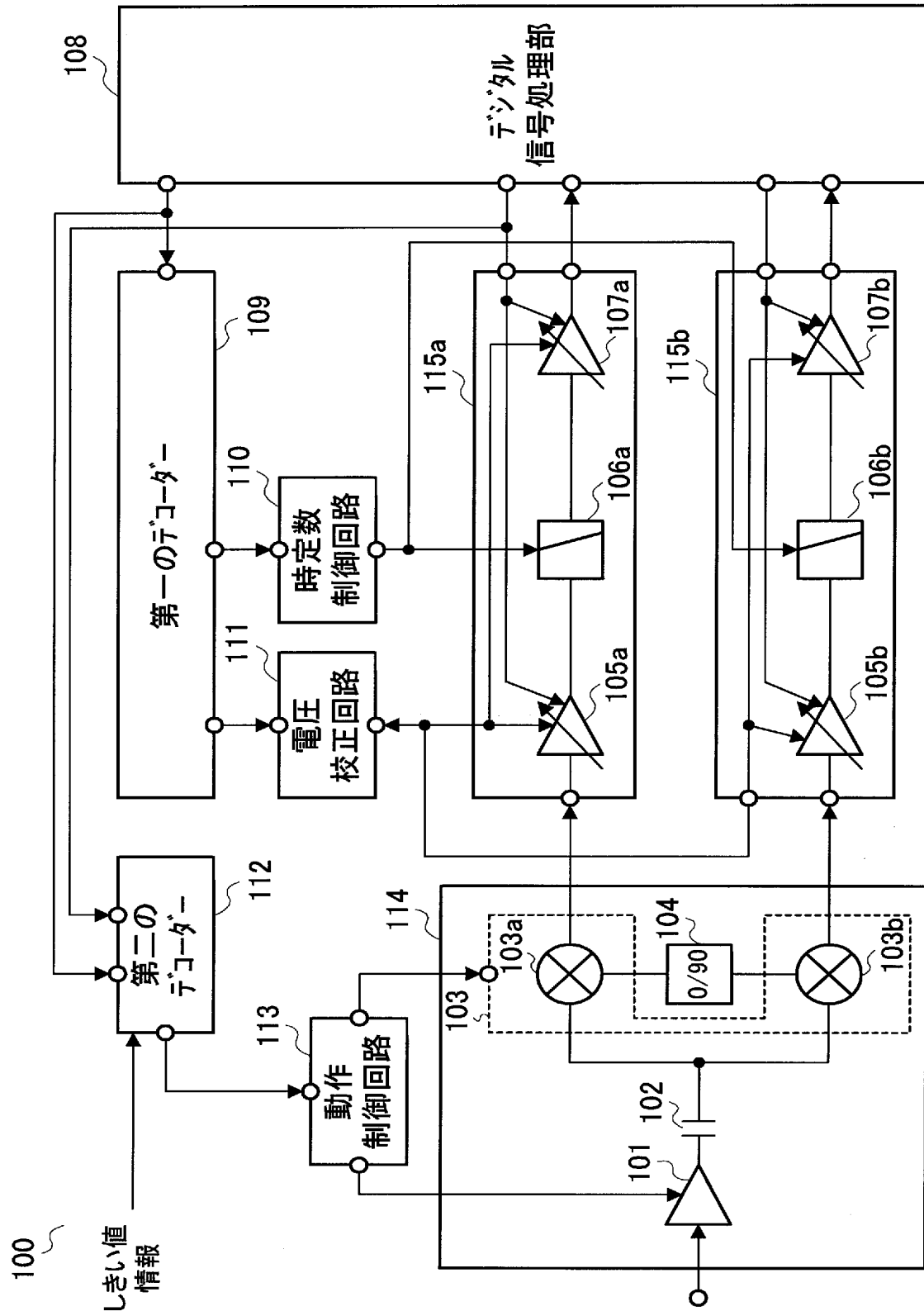


[図4]

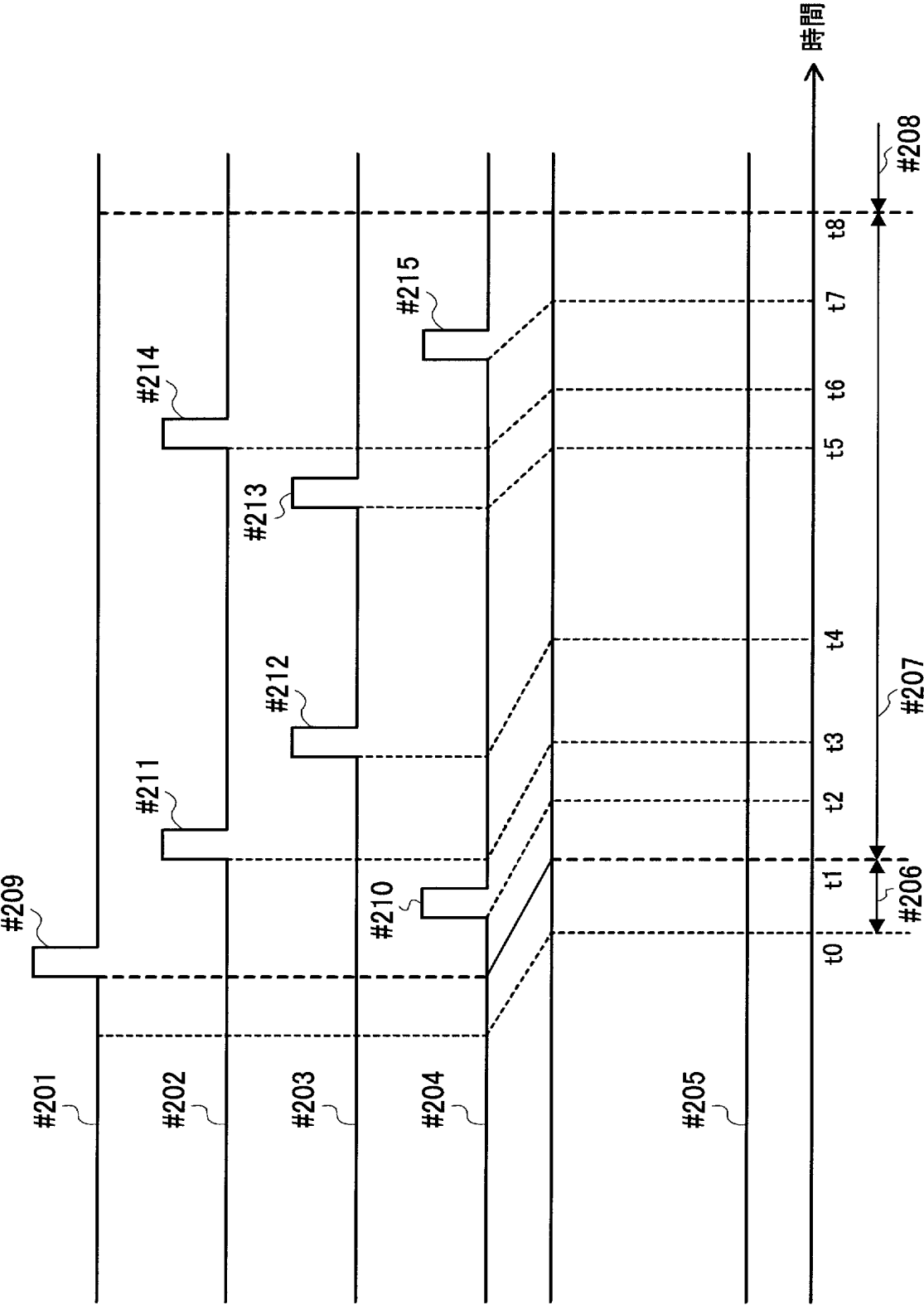


PRIOR ART

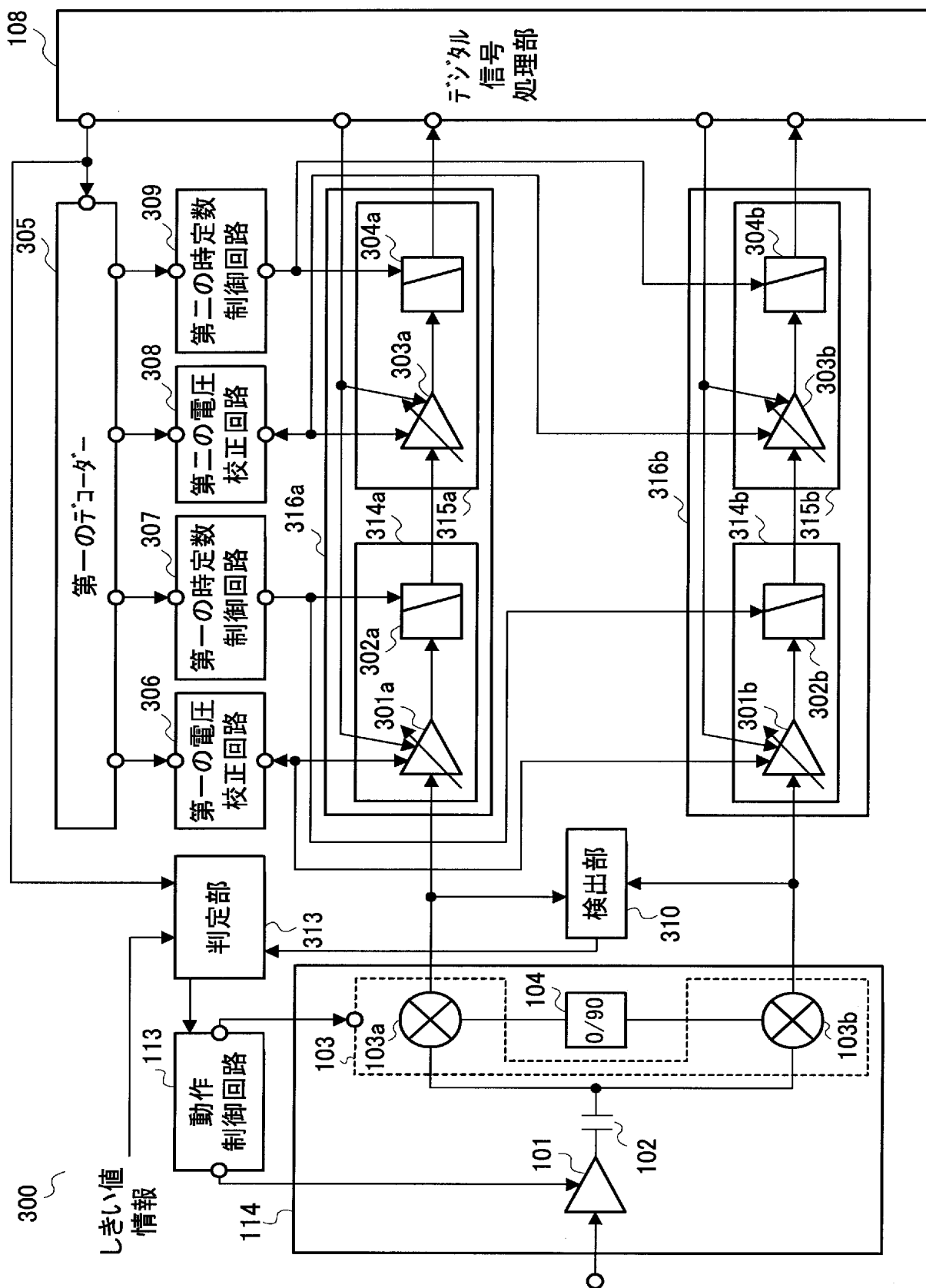
[図5]



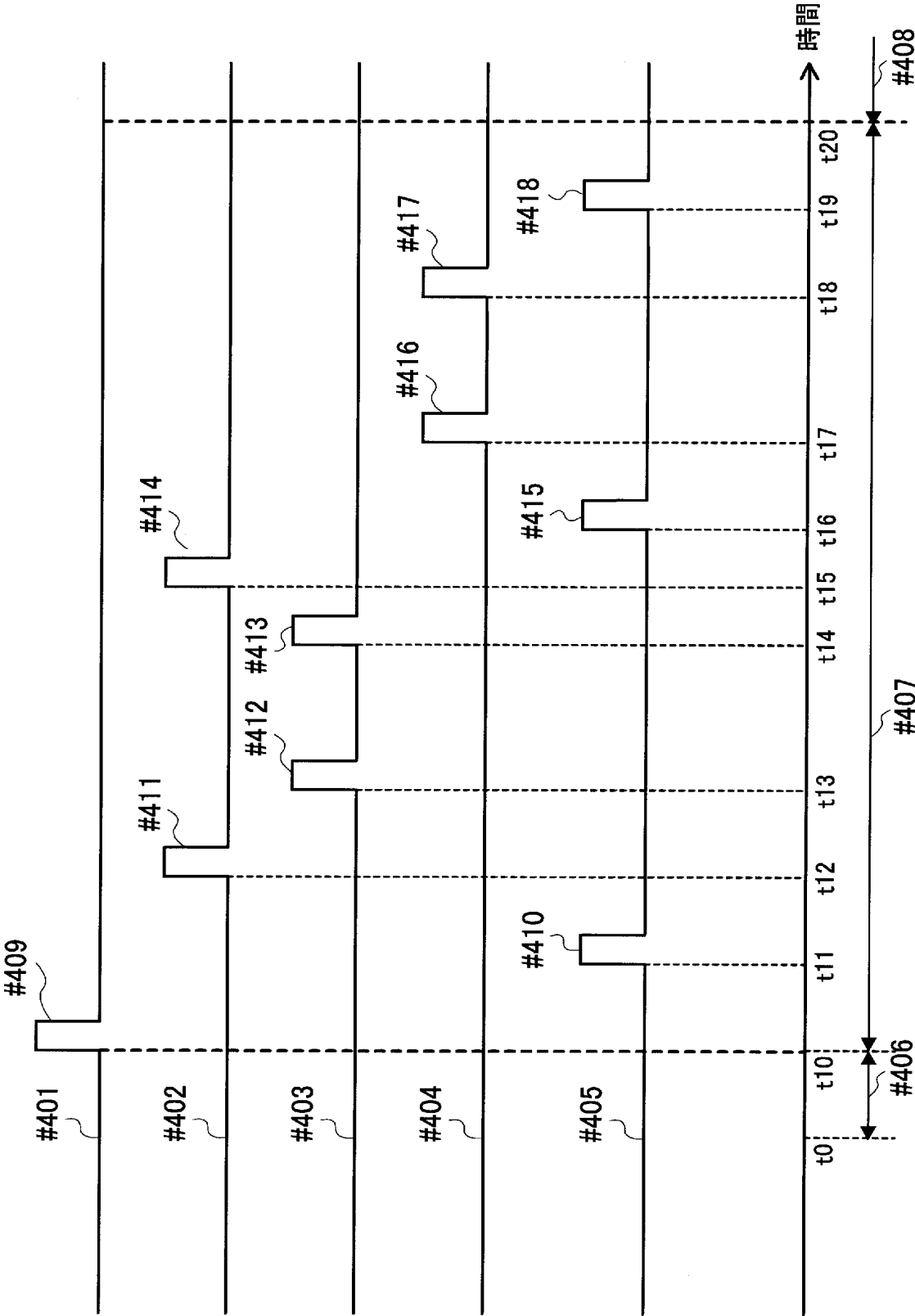
[図6]



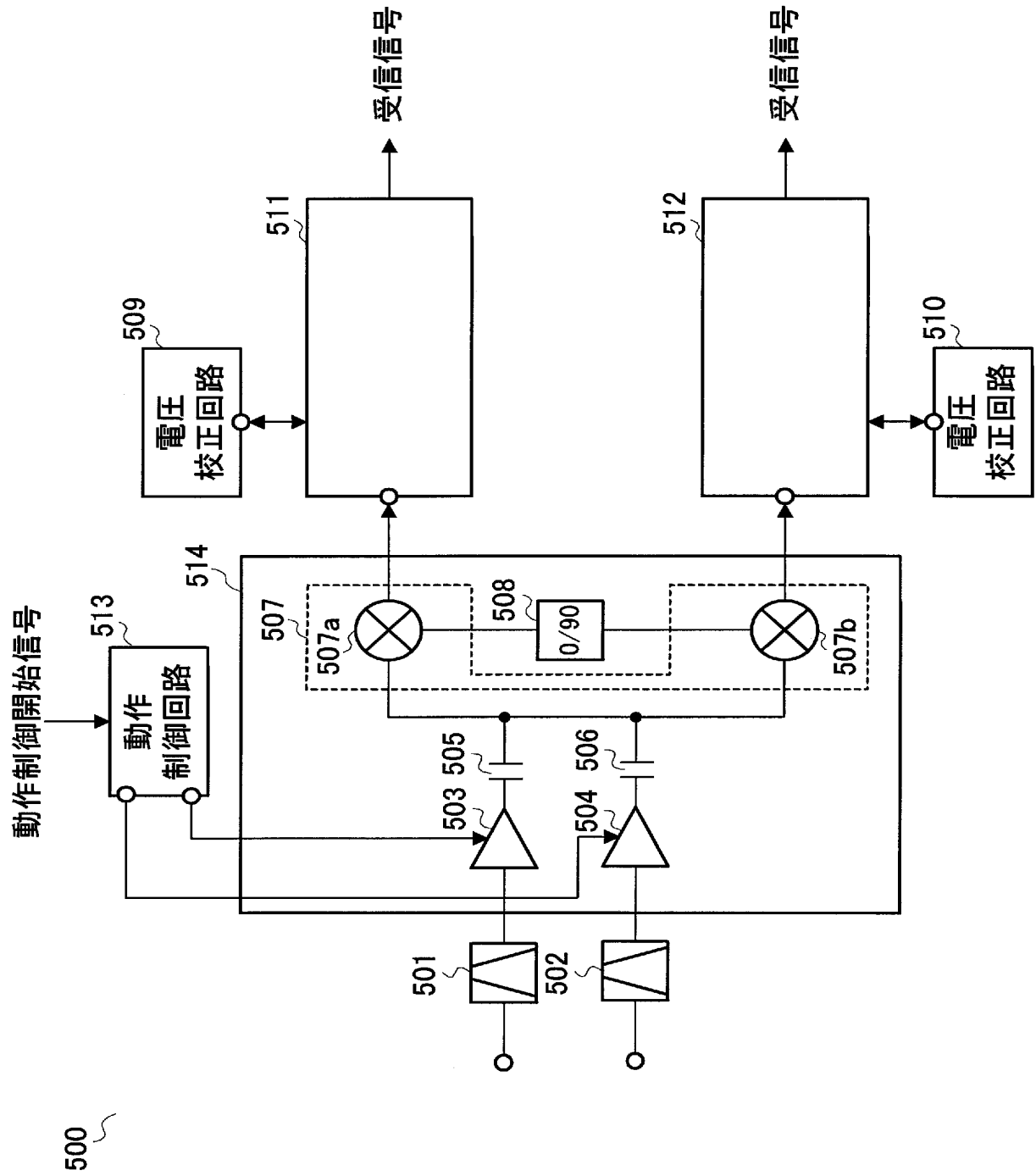
[図7]



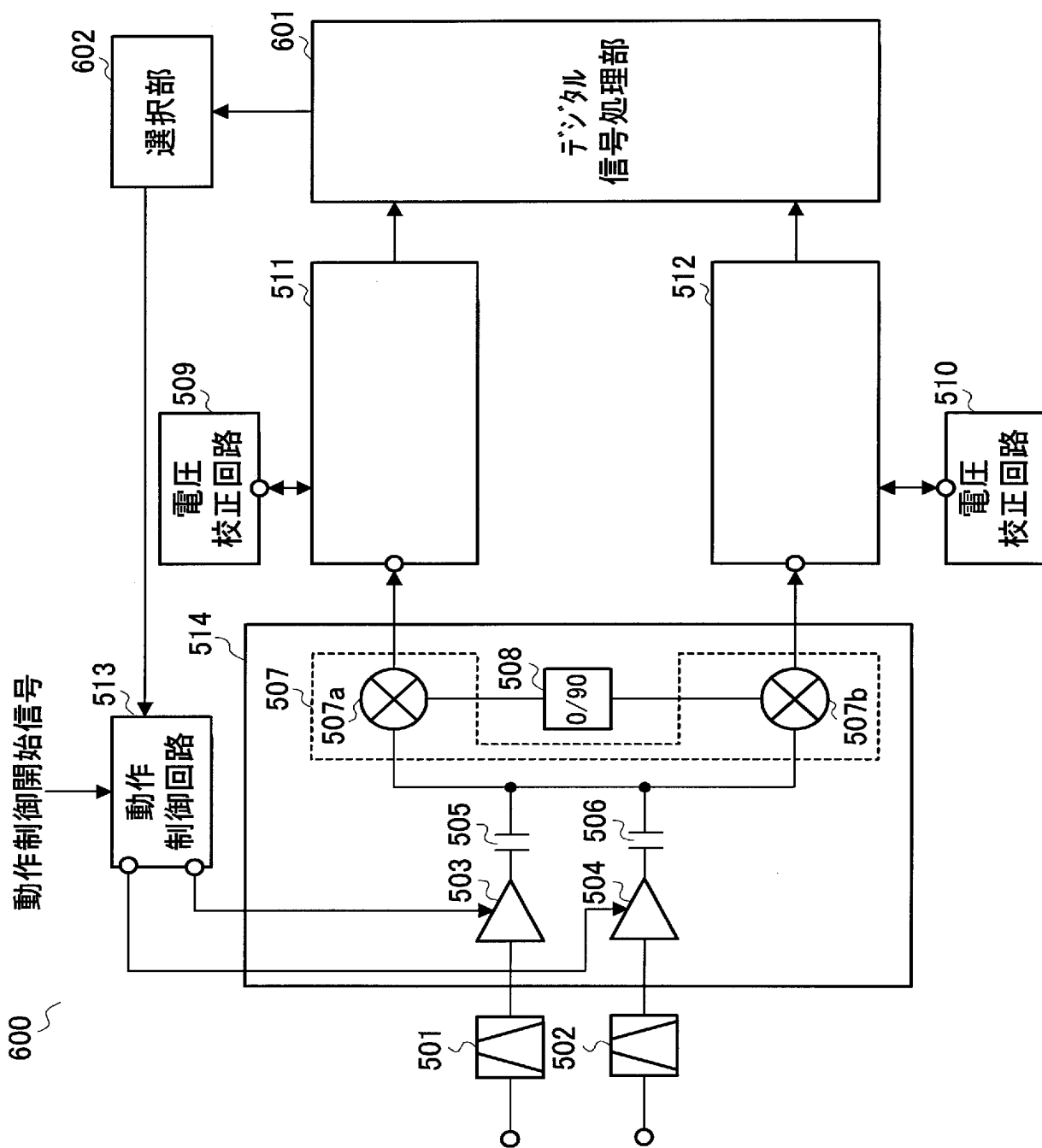
[図8]



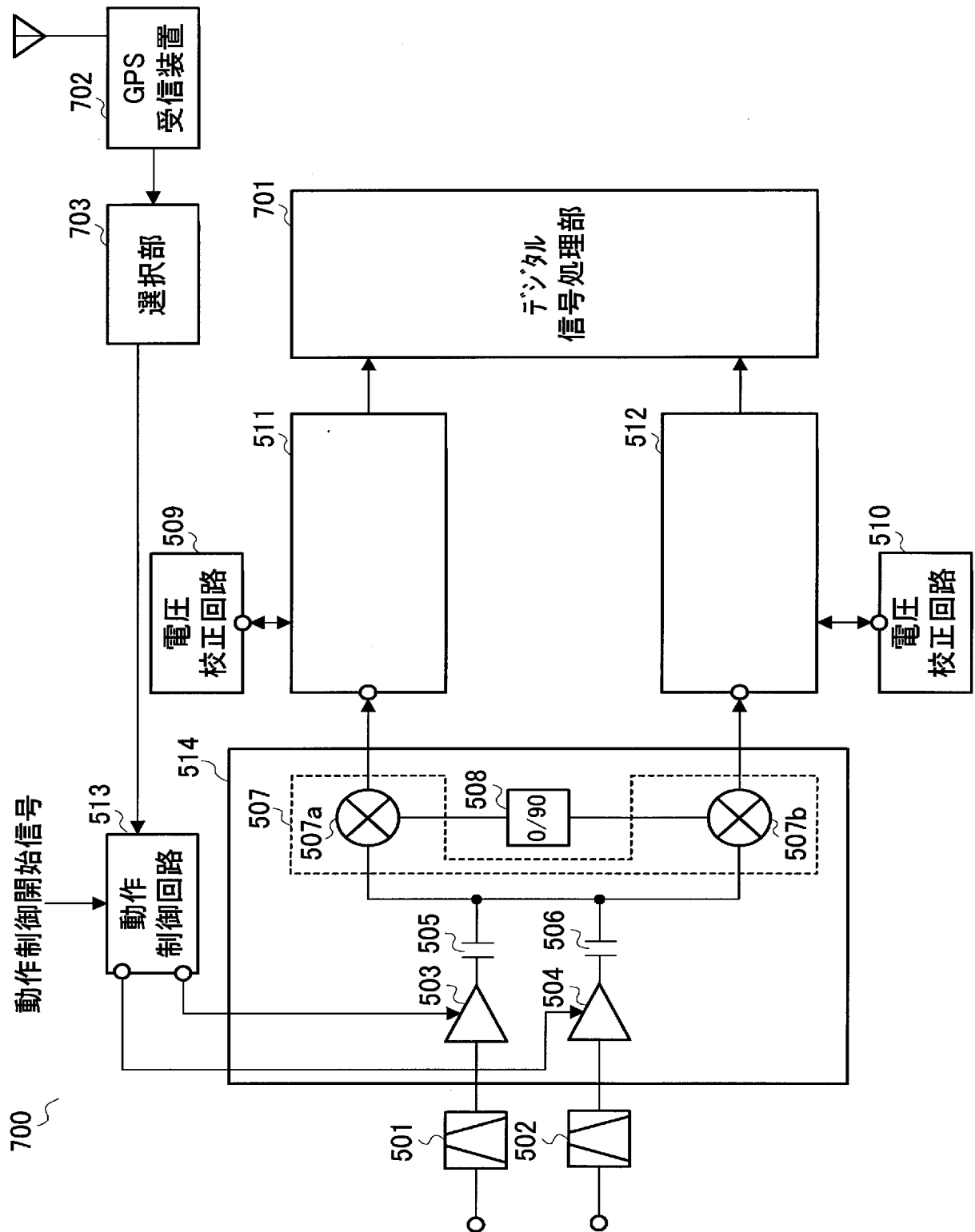
[図9]



[図10]



[図11]



PCT

DECLARATION OF NON-ESTABLISHMENT OF INTERNATIONAL SEARCH REPORT

(PCT Article 17(2)(a), Rules 13^{ter}.1(c) and 39)

Applicant's or agent's file reference 2F04188-PCT	IMPORTANT DECLARATION	Date of mailing (<i>day/month/year</i>) 08 March, 2005 (03.03.05)
International application No. PCT/JP2004/017784	International filing date (<i>day/month/year</i>) 30 November, 2004 (30.11.04)	(Earliest) Priority Date (<i>day/month/year</i>) 01 December, 2003 (01.12.03)
International Patent Classification (IPC) or both national classification and IPC Int.Cl ⁷ H04B1/30, H04L27/22		
Applicant Matsushita Electric Industrial Co., Ltd.		

This International Searching Authority hereby declares, according to Article 17(2)(a), that **no international search report will be established** on the international application for the reasons indicated below.

1. ☐ The subject matter of the international application relates to:
 - a. ☐ scientific theories.
 - b. ☐ mathematical theories.
 - c. ☐ plant varieties.
 - d. ☐ animal varieties.
 - e. ☐ essentially biological processes for the production of plants and animals, other than microbiological processes and the products of such processes.
 - f. ☐ schemes, rules or methods of doing business.
 - g. ☐ schemes, rules or methods of performing purely mental acts.
 - h. ☐ schemes, rules or methods of playing games.
 - i. ☐ methods for treatment of the human body by surgery or therapy.
 - j. ☐ methods for treatment of the animal body by surgery or therapy.
 - k. ☐ diagnostic methods practised on the human or animal body.
 - l. ☐ mere presentations of information.
 - m. ☐ computer programs for which this International Searching Authority is not equipped to search prior art.
2. ☒ The failure of the following parts of the international application to comply with prescribed requirements prevents a meaningful search from being carried out:

☒ the description
 ☐ the claims
 ☐ the drawings
3. ☐ The failure of the nucleotide and/or amino acid sequence listing to comply with the standard provided for in Annex C of the Administrative Instructions prevents a meaningful search from being carried out:

☐ the written form has not been furnished or does not comply with the standard.
 ☐ the computer readable form has not been furnished or does not comply with the standard.
4. ☐ The failure of the tables related to the nucleotide and/or amino acid sequence listing to comply with the technical requirements provided for in Annex C-bis of the Administrative Instructions prevents a meaningful search from being carried out:

☐ the written form has not been furnished.
 ☐ the computer readable form has not been furnished or does not comply with the technical requirements.
5. Further comments: See annex.

Name and mailing address of the ISA/ Japanese Patent Office	Authorized officer
Facsimile No.	Telephone No.

Continuation of No.5 of ISA203

(1) In paragraph [0046] of the present description, there is a passage that "An operation control circuit 113 serving as operation control means conducts control to reduce the offset voltage induced by the stop of the operation of a low noise amplifier 101 or a quadrature demodulator 103. That is, on receiving an operation control start signal to stop the operation of the low noise amplifier 101 or quadrature demodulator 103 from a second decoder 112, the operation control circuit 113 conducts control to stop the low noise amplifier 101 or the quadrature demodulator 103, and on receiving an operation control start signal not to stop the operation of the low noise amplifier 101 and the quadrature demodulator 103 from the second decoder 112, the operation control circuit 113 does not conduct any control of the low noise amplifier 101 and the quadrature demodulator 103".

In the description, it is unclear that what is done for what "so as to control the operation of the amplifying means or the frequency changing means to reduce the offset voltage induced by the switching of the operation of the amplifying means or frequency changing means". Even if it is made clear, the reason why the offset voltage induced by the switching of the operation of the amplifying means or frequency changing means is reduced is unclear.

(2) If frequency changing means for change to the baseband is at rest, no offset voltage is induced. If no offset voltage is induced, calibration cannot be done. Referring to Fig. 5, it is considered that calibration cannot be done if the quadrature demodulator 103 is stopped during calibration.

特 許 協 力 条 約

PCT

国際調査報告を作成しない旨の決定

(法第8条第2項、法施行規則第42条、第50条の3第7項)
〔PCT17条(2)(a)、PCT規則13の3.1(c)、39〕

出願人又は代理人 の書類記号 2F04188-PCT	重要決定	発送日 (日.月.年) 08.03.2005
国際出願番号 PCT/JP2004/017784	国際出願日 (日.月.年) 30.11.2004	優先日 (日.月.年) 01.12.2003
国際特許分類 (IPC) Int. Cl. ⁷ H04B1/30 H04L27/22		
出願人 (氏名又は名称) 松下電器産業株式会社		

この出願については、法第8条第2項 (PCT17条(2)(a)) の規定に基づき、次の理由により国際調査報告を作成しない旨の決定をする。

1. ☐ この国際出願は、次の事項を内容としている。
 - a. ☐ 科学の理論
 - b. ☐ 数学の理論
 - c. ☐ 植物の品種
 - d. ☐ 動物の品種
 - e. ☐ 植物及び動物の生産の本質的に生物学的な方法 (微生物学的方法による生産物及び微生物学的方法を除く。)
 - f. ☐ 事業活動に関する計画、法則又は方法
 - g. ☐ 純粹に精神的な行為の遂行に関する計画、法則又は方法
 - h. ☐ 遊戯に関する計画、法則又は方法
 - i. ☐ 人の身体の手術又は治療による処置方法
 - j. ☐ 動物の身体の手術又は治療による処置方法
 - k. ☐ 人又は動物の身体の診断方法
 - l. ☐ 情報の単なる提示
 - m. ☐ この国際調査機関が先行技術を調査できないコンピューター・プログラム
2. ☒ この国際出願の次の部分が所定の要件を満たしていないので、有効な国際調査をすることができない。
☒ 明細書 ☐ 請求の範囲 ☐ 図面
3. ☐ヌクレオチド又はアミノ酸の配列表が実施細則の附属書C (塩基配列又はアミノ酸配列を含む明細書等の作成のためのガイドライン) に定める基準を満たしていないので、有効な国際調査をすることができない。
☐ 書面による配列表が提出されていない又は所定の基準を満たしていない。
☐ 磁気ディスクによる配列表が提出されていない又は所定の基準を満たしていない。
4. ☐ヌクレオチド又はアミノ酸の配列表に関連するテーブルが実施細則の附属書Cの2に定める技術的な要件を満たしていないので、有効な国際調査をすることができない。
☐ 書面によるテーブルが提出されていない。
☐ コンピュータ読み取り可能な形式によるテーブルが提出されていない又は所定の要件を満たしていない。
5. 附記

名称及びあて名 日本国特許庁 (ISA/JP) 郵便番号100-8915 東京都千代田区霞が関三丁目4番3号	特許庁審査官 (権限のある職員) 江口 能弘 電話番号 03-3581-1101 内線 6511	5W	8125
---	--	----	------

(1) 明細書の段落番号【0046】には「動作制御手段である動作制御回路113は、低雑音増幅器101あるいは直交復調器103の動作を停止することに起因して発生するオフセット電圧を低減するように制御を行う。即ち、動作制御回路113は、第二のデコーダー112から低雑音増幅器101あるいは直交復調器103の動作を停止する動作制御開始信号が入力された場合には、低雑音増幅器101あるいは直交復調器103の動作を停止するように制御し、第二のデコーダー112から低雑音増幅器101及び直交復調器103の動作を停止しない動作制御開始信号が入力した場合には、低雑音増幅器101及び直交復調器103に対して何も制御しない。」と記載されている。

明細書の記載では、請求の範囲1, 11, 12の「前記増幅手段あるいは前記周波数変換手段の動作の切り替えに起因して発生する前記オフセット電圧を低減するように前記増幅手段あるいは前記周波数変換手段の動作を制御する」ために、何をどうしたのか不明である。また、仮にそれが明確になったとしても、それで何故、増幅手段あるいは周波数変換手段の動作の切り替えに起因して発生するオフセット電圧が低減するのか、理由が不明である。

(2) ベースバンドに変換する周波数変換手段が停止していれば、オフセット電圧が発生しない。オフセット電圧が発生しなければ、校正はできない。図5において、校正処理の際に、直交復調器103を停止させると、校正処理ができないと認められる。